

计算机组成原理

单选(241)--电大资源网: <http://www.dda123.cn/> (微信搜: 905080280)

- 1、ALU 完成运算后要输出运算结果, 但下列选项 () 不是运算器给出的结果特征信息。-->[D.时钟信号](#)
- 2、ASCII 码每个字符由 () 个二进制组成。-->[7](#)
- 3、A、B 两个输入变量中只要有一个为 1, 输出就为 1, 当 A、B 均为 0 时输出才为 0, 则该逻辑运算称为 ()。-->[或](#)
- 4、BCD 编码中最常用的编码是 () -->[8421BCD 码](#)
- 5、CPU 输出数据的速度远远高于打印机的打印速度, 为解决这一矛盾, 可采用 ()。-->[C.缓冲技术](#)
- 6、CPU 通过 () 可以从有关端口读取信息。-->[输入指令](#)
- 7、CPU 通过指令访问 Cache 所用的程序地址叫做 ()。-->[A.逻辑地址](#)
- 8、CPU 通过指令访问主存所用的程序地址叫做 ()。-->[A.逻辑地址](#)
- 9、CPU 响应中断的第一件事是 ()。-->[关中断](#)
- 10、CPU 正在处理优先级低的一个中断的过程中, 又可以响应更高优先级中断的解决中断优先级问题的办法被称为 ()。-->[A.中断嵌套](#)
- 11、CPU 中的通用寄存器 ()。-->[C.可以存放数据和地址](#)
- 12、DMA 进行数据传送的方式不包括 ()。-->[响应中断法](#)
- 13、RAM 芯片串联的目的是 () , 并联的目的是 () -->[B.增加存储单元数量, 增加存储器字长](#)
- 14、RAM 芯片串联的目的是, 并联的目的是-->[增加存储单元数量, 增加存储器字长](#)

- 15、RAM 芯片串联时的片选信号是'并联时的片选信号是-->[A.串联, 并联](#)
- 16、RAM 芯片串联时的片选信号是 () , 并联时的片选信号是 ()。 () -->[A.串联, 并联](#)
- 17、U 盘属于 ()。-->[Flash 存储器](#)
- 18、() 和底层计算机结构关联不大, 是机器无关语言。-->[高级语言](#)
- 19、() 是机器指令包含的二进制代码的位数。-->[指令字长](#)
- 20、() 是运算器一次运算的二进制数的位数。-->[机器字长](#)
- 21、变址寻址方式中, 操作数的有效地址等于 ()。-->[C.变址寄存器内容加上形式地址](#)
- 22、变址寻址方式中, 操作数的有效地址等于 () 的内容加上变址偏移量。-->[C.变址寄存器](#)
- 23、变址寻址方式中, 操作数的有效地址等于 () 内容加上形式地址。-->[变址寄存器](#)
- 24、补码加减法符号位参加运算, 可得到结果正确的符号位, () 不影响计算结果。-->[丢掉符号位的进位](#)
- 25、采用立即寻址方式时, 操作数在 () 中。-->[指令](#)
- 26、采用通用寄存器结构的运算器, 一般机器指令中应给出二个操作数地址, 运算结果放在 ()。-->[目的寄存器](#)
- 27、采用虚拟存储器的目的是为了 ()。-->[B.给用户提供的比主存容量大得多的逻辑编程空间](#)
- 28、操作码位数决定机器指令的种类, 某机器操作码 6 位, 指令可以有 ()。-->[64 种](#)
- 29、长度相同但格式不同的 2 种浮点数, 假设前者阶码长、尾数短, 后者阶码短、尾数长, 其他规定均相同, 则它们可表示的数的范围和精度为 ()。-->[B.前者可表示的数的范围大但精度低](#)
- 30、长度相同但格式不同的 2 种浮点数, 假设前者阶码长、尾数短, 后者阶码短、尾数长, 其他规定均相同, 则下列选项中 () 是正确的。C.后者可表示的数的范围小但精度高
- 31、长度相同但格式不同的 2 种浮点数, 假设前者阶码长、尾数短, 后者阶码短、尾数长, 其他规定均相同, 则下列选项中 () 是正确的。-->[C.后者可表示的数的范围小但精度高](#)
- 32、程序的执行过程中, Cache 与主存的地址映像是由 ()。-->[D.硬件自动完成的](#)
- 33、程序计数器 PC 的位数取决于 () , 指令寄存器 IR 的位数取决于 ()。 () -->[B.存储器的容量, 指令字长](#)
- 34、程序计数器 PC 的位数取决于, 指令寄存器 IR 的位数取决于 ()。-->[B.存储器的容量, 指令字长](#)
- 35、程序计数器 PC 属于 ()。-->[B.控制器](#)
- 36、程序计数器 PC 属于 () 的子部件。-->[B.控制器](#)
- 37、从汇编表示转换为机器代码的过程称为 ()。-->[汇编](#)
- 38、从资源利用率和性能价格比考虑, 下列哪种方案最好? ()。-->[指令流水线方案](#)
- 39、存储单元中二进制数的位数叫做 ()。-->[存储字长](#)
- 40、存储器的主要功能是用来 ()。-->[存放程序和数据](#)
- 41、存储器的最大存储容量决定于 ()。-->[寻址方式形成的存储器有效地址位数](#)
- 42、存放微程序的存储器是 ()。-->[控制存储器](#)
- 43、存取周期是指 ()。-->[D.存储器进行一次完整的读写操作所需要的全部时间](#)

- 44、打印控制器的 () 对 CPU 送来的命令进行译码, 产生打印控制器内部使用的几个命令。-->[数据锁存器](#)
- 45、当采用 () 输入数据时, 除非 CPU 等待否则无法传送数据给计算机。-->[B.程序查询方式](#)
- 46、定点数补码加法具有两个特点: 一是符号位 () ; 二是相加后最高位上的进位要舍去。-->[B.与数值位一起参与运算](#)
- 47、定点数补码加法具有两个特点: 一是符号位与数值位一起参与运算; 二是相加后最高位上的进位 ()。-->[B.与数值位一起参与运算](#)
- 48、定点原码运算, 符号位不参加运算, 需要单独处理; 补码运算, 符号位参加运算, 直接形成结果的符号位。下列说法正确的是 ()。-->[00 表示正数, 11 表示负数](#)
- 49、定点运算器用来进行 ()。-->[B.定点运算](#)
- 50、定点运算中产生溢出的原因是 ()。-->[运算结果超出了机器数能表示的范围](#)
- 51、堆栈区域存取次序是 ()。-->[先进后出](#)
- 52、堆栈区域存取时, 堆栈单元地址是由 () 给出的。-->[堆栈指针](#)
- 53、堆栈寻址的原则是 ()。-->[B.后进先出](#)
- 54、堆栈指针 SP 给出 () 单元的地址, 该单元是当时最新写入数据的单元。-->[栈顶](#)
- 55、对于容量为 64KB 的存储器, 寻址所需最小地址位数为 ()。-->[16](#)
- 56、对于同一个数值, 它的 () 与补码数的数值位相同, 符号位相反。-->[移码数](#)
- 57、二进制数 1010. 01 转换成十进制数是 ()。-->[10. 25](#)
- 58、浮点数的数值精度取决于 ()。-->[B.尾数的位数](#)
- 59、浮点数的溢出, 是由其 () 是否溢出表现出来的。-->[阶码](#)
- 60、浮点数范围和精度取决于 ()。-->[A.阶码的位数和尾数的位数](#)
- 61、浮点数用 () 表示数据。-->[阶码和尾数](#)
- 62、浮点数中, 阶码 ()。-->[A.必须是纯整数, 但可正可负](#)
- 63、关于 CPU 的说法, 下列描述中错误的是 () -->[CPU 的外频不影响 CPU 的性能。](#)
- 64、关于操作数的来源和去处, 表述不正确的是 ()。-->[D.四个来源和去处是外存贮器](#)
- 65、关于内存的组成部分, 下列描述中错误的是。-->[内存上有缺口与主板上的接口吻合, 用来固定内存。](#)
- 66、关于显卡的说法, 下列描述中正确的是。-->[显卡可以接受 CPU 的指令完成图形转换工作。](#)
- 67、关于移码, 下列选项中 () 是错误的。-->[C.移码既可以表示整数, 也能表示小数](#)
- 68、关于主板, 下列说法中错误的是 ()。-->[北桥芯片一般位于 PCI 插槽附近, 负责外围功能, 包括主板上的各种接口、PCI 总线、IDE 或 SATA 接口 \(硬盘、光驱\) 等。](#)
- 69、和辅助存储器相比, 主存储器的特点是 ()。-->[B.容量小、速度快、成本低](#)
- 70、汇编语言要经过 () 的翻译才能在计算机中执行。-->[C.汇编程序](#)
- 71、机器数 () 中, 零的表示形式是唯一的。-->[补码](#)

72、基址寻址方式中，操作数的有效地址等于（）。-->A.基址寄存器内容加上形式地址

73、基址寻址方式中，操作数的有效地址等于（）的内容加上形式地址。-->A.基址寄存器

74、基址寻址方式中，操作数的有效地址等于（）加上形式地址。-->A.基址寄存器内容

75、计算机加法运算中，下溢表示运算结果为负，但数据太小，超过计算机能够表示的最小数据，用双符号位表示方法是（）。-->10

76、计算机内部所有信息都采用（）编码表示。-->二进制

77、计算机系统性能的两个基本指标是吞吐率和（）。-->响应时间

78、计算机系统由（）和软件两部分组成。-->硬件

79、计算机硬件能直接识别和运行的只能是（）程序。-->A.机器语言

80、计算机指令中用到的操作数除了可以来自内存的一个存储单元和外围设备中的一个寄存器，还可以来自（）。-->CPU内部的通用寄存器

81、计算机中，加法运算结果超过计算机能够表示的最大数据，结果为正数时，称为上溢，用双符号位表示方法是（）。-->01

82、计算机中的数据采用补码运算，目的是（）。-->提高运算可靠性

83、计算机做加法时，常常采用双符号位表示法，目的是（）。-->判断溢出

84、寄存器间接寻址方式中，操作数在（）中。-->C.主存单元

85、加法器采用并行进位的目的是（）。-->A.提高加法器的速度

86、假设寄存器R中的数值为200，主存地址为200和300的地址单元中存放的内容分别是300和400，则（）方式下访问到的操作数为200。-->寄存器直接寻址R

87、间接寻址是指（）。-->指令中间接给出操作数地址

88、将二进制101111.101转换成十六进制是（）。-->5EA

89、将十进制数-0.267转换成二进制数，要求小数点后保留7位数值位，正确结果为（）。-->(-0.0100010)2

90、将十进制数38转换成二进制数，正确结果为（）。-->(100110)2

91、接口与端口是两个不同的概念，（）是指接口电路中可以被CPU直接访问的寄存器。-->端口

92、解决CPU输出数据的速度远远高于打印机的打印速度这一矛盾，通常可采用（）。-->缓冲技术

93、介于计算机硬件与应用程序之间，为有效、安全地使用和管理计算机而提供的各种软件称为（）。-->系统软件

94、近距离设备与主机间传输数据，适合选用（）接口。-->并行

95、控制器的功能是（）。-->向计算机各部件提供控制信号

96、两个补码数相加，在符号位（）时一定不会产生溢出。-->A.不同

97、两个补码数相加，在符号位相同时有可能产生溢出，符号位不同时（）。-->C.一定不会产生溢出

98、两个补码数相加，只有在（）时有可能产生溢出，在（）时一定不会产生溢出。（）。-->A.符号位相同，符号位不同

99、两个补码数相加，只有在符号位（）时一定不会产生溢出。

B.不同

100、两个补码数相加，只有在符号位时有可能产生溢出，在符号位时一定不会产生溢出。（）。-->A.相同，不同

101、两个补码数相加，只有在最高位相同时有可能产生溢出，在最高位不同时（）。-->C.一定不会产生溢出

102、两个补码数相减，若它们的符号位不同则（）产生溢出。-->A.有可能

103、两个补码数相减，在符号位相同时不会产生溢出，符号位不同时（）产生溢出。-->A.有可能

104、两个补码数相减，只有在（）时有可能产生溢出，在（）时一定不会产生溢出。（）。-->B.符号位不同，符号位相同

105、两个补码数相减，只有在符号位（）时有可能产生溢出。-->B.不同

106、两个补码数相减，只有在时有可能产生溢出，在时一定不会产生溢出。（）。-->B.符号位不同，符号位相同

107、逻辑运算中的“逻辑加”是指（）。-->B.或运算

108、每一条指令的执行时通常有①读取指令、②执行指令、③分析指令等几个步骤，它们的执行顺序应该是（）。-->B.①读取指令、③分析指令、②执行指令

109、每一条指令的执行时通常有①读取指令、②执行指令、③分析指令等几个步骤，它们的执行顺序应该是（）。-->B.①读取指令、③分析指令、②执行指令

110、某SRAM芯片，其容量为1K×8位，加上电源端和接地端，该芯片引出线的最少数目应为（）。-->20

111、某存储器容量为32K×16位，则（）。-->C.地址线为15根，数据线为16根

112、某存储器容量为64K×16位，则（）。-->B.地址线为16根，数据线为16根

113、某机字长32位，采用原码定点小数表示，符号位为1位，数值位为31位，则可表示的最大正小数为，最小负小数为-->C.+ (1-2⁻³¹), -(1-2⁻³¹)

114、某机字长16位，采用补码定点小数表示，符号位为1位，数值位为15位，则可表示的最大正小数为，最小负小数为。-->C.+ (1-2⁻¹⁵), -1

115、某机字长16位，采用补码定点小数表示，符号位为1位，数值位为15位，则可表示的最小负数为（）。-->C.-1

116、某机字长16位，采用补码定点整数表示，符号位为1位，数值位为15位，则可表示的最小负整数为（）。-->-215

117、某机字长16位，采用定点小数表示，符号位为1位，尾数为15位，则可表示的最大正小数为（），最小负小数为（）。-->C.+ (1-2⁻¹⁵), -(1-2⁻¹⁵)

118、某机字长32位，采用补码定点整数表示，符号位1位，数值位31位，则可表示的最小负整数为（）。-->D.-2³¹

119、某机字长32位，采用定点整数表示，符号位为1位，尾数为31位，则原码表示法可表示的最大正整数为，最小负整数为（）。-->A.+ (2³¹-1), -(2³¹-1)

120、某机字长32位，采用原码定点小数表示，符号位为1位，数值位为31位，则可表示的最大正小数为（）

C.+ (1-2⁻³¹)

121、某机字长32位，采用原码定点小数表示，符号位为1位，数值位为31位，则可表示的最小负小数为（）。-->C.- (1-2⁻³¹)

122、某机字长32位，采用原码定点整数表示，符号位1位，数值位31位，则可表示的最大正整数为（），最小负整数为（）。-->A.+ (2³¹-1), -(2³¹-1)

123、某机字长32位，采用原码定点整数表示，符号位1位，数值位31位，则可表示的最大正整数为（）。-->B.+ (2³¹-1)

124、某计算机字长16位，采用补码定点小数表示，符号位为1位，数值位为15位，则可表示的最大正小数为（），最小负小数为（）。-->C

125、奇偶校验可以检测出（）出错

E.奇数个位

126、取指令的操作是指从PC所指出的存储单元中取出指令送到（）。-->指令寄存器

127、若x=-0.1010，则其对应的反码是（）。-->1.0101

128、若真值X=-1011011，则它的补码=（）。-->10100101

129、若主存每个存储单元存8位数据，则（）。-->D.其地址线与8无关

130、若主存每个存储单元为16位，则（）。-->C.其地址线与16无关

131、若主存每个存储单元为16位，则其地址线（）。-->A.与16无关

132、十进制19转换成二进制是（）。-->10011

133、十进制数字10用十六进制表示为（）。-->A

134、十进制小数0.375转换成二进制是（）。-->0.011

135、使用高级编程语言编制应用程序的程序员是（）。-->应用程序员

136、输入输出指令的功能是（）。-->C.进行CPU和I/O设备之间的数据传送

137、输入输出指令的功能是。-->进行CPU和I/O设备之间的数据传送

138、数据传送过程中，数据由串行变并行或由并行变串行，这种转换是由接口电路中的（）实现的。-->B.移位寄存器

139、随着CPU速度的不断提升，程序查询方式很少被采用的原因是（）。-->C.CPU与外设串行工作

140、替换掉cache中引用次数最少的块，这种算法是指（）。-->最不经常用算法

141、微程序定序器实现的方法有（）。-->计数器法和断定法

142、微程序控制器中，机器指令与微指令的关系是（）。-->B.每一条机器指令由一段用微指令编成的微程序来解释执行

143、为了便于检查加减运算是否发生溢出，定点运算器采用双符号位的数值表示，在寄存器和主存中是采用（）的数值表示。-->B.单符号位

144、为了解决CPU输出数据的速度远远高于打印机的打印速度的问题，可采用（）。-->D.缓冲技术

145、为组成1K×16位的存储器，可采用2片（）。-->1K*8位芯片位扩展

146、下列部件（设备）中，存取速度最快的是（）。-->[B.CPU的寄存器](#)

147、下列存储器中，属于随机存取存储器的是（）。-->[半导体存储器](#)

148、下列关于主流内存的说法中，哪一项是正确的。-->[从DDR3开始，内存开始采用三通道技术。](#)

149、下列数中最大的数是（）。-->[D. \(2C\) 16](#)

150、下列数中最大的数是（）。-->[C. \(2C\) 16](#)

151、下列数中最小的数是（）。-->[C. \(00111001\) BCD](#)

152、下列数中最小的数是（）。-->[B. \(42\)。](#)

153、下列说法正确的是（）。-->[D.只有带符号数的运算才有可能产生溢出](#)

154、下列说法正确的是。-->[只有带符号数的运算才有可能产生溢出](#)

155、下列说法中，错误的是（）。-->[SRAM 存储元件所用 MOS 管多，但占硅片面积小](#)

156、下列选项中，哪一项不是 CPU 的组成部分（）-->[缓存](#)

157、下列选项中，哪一项不是机械硬盘的组成部分。（）-->[主控芯片](#)

158、下列属于 CISC 指令系统特点的是（）。-->[指令周期长](#)

159、下列属于输入设备的是（）。-->[键盘](#)

160、下列属于应用软件的是（）。-->[游戏软件](#)

161、现代计算机的核心部件是（）。-->[CPU](#)

162、相对寻址方式中，求有效地址是使用（）加上偏移量。-->[A. 程序计数器内容](#)

163、相对寻址方式中，若指令中地址码为错，则操作数地址为（）。-->[B. \(PC\) 十 X](#)

164、相对寻址方式中，有效地址等于（）加上偏移量。-->[D. 程序计数器内容](#)

165、小数点的位置可以在数据位移动的数据称为（）。-->[浮点数](#)

166、虚拟存储器管理方式采用的是（）思想。-->[请求分页](#)

167、虚拟存储器管理系统的基础是程序的局部性原理，因此虚存的目的是为了给每个用户提供比主存容量（）编程空间。-->[C.小得多的物理](#)

168、虚拟存储器管理系统的基础是程序的局部性原理，因此虚存的目的是为了给每个用户提供比主存容量（）编程空间。-->[B.大得多的逻辑](#)

169、虚拟存储器管理系统的目的是为了给每个用户提供比主存容量（）。-->[D.大得多的逻辑编程空间](#)

170、一地址指令中，只给出一个操作数地址，对于双操作数指令，另一个操作数由（）提供。-->[累加寄存器](#)

171、一个数的补码是 0. 1011,则它的真值是（）。-->[0. 1011](#)

172、一个指令周期中，（）对多数指令是必须执行的，所完成的功能是类似的。
D.指令译码

173、一个指令周期中，（）是每一条指令都必须执行的，所完成的功能对所有指令都相同。
C.读取指令

174、一条指令在执行过程中，一定要完成（）并保存，以保证程序自动连续执行。
E.下一条指令地址的计算

175、硬连线控制器采用（）生成控制信号。-->[组合逻辑电路](#)

176、硬连线控制器中，使用（）来区别指令不同的执行步骤。-->[C.节拍发生器](#)

177、硬连线控制器中，使用（）提供指令在内存中的地址。-->[B.程序计数器](#)

178、用 0111 表示十进制数 4，则此码为（）。-->[余 3 码](#)

179、用 ASCII 码字符或汉字字符表示的文件通常被称为（）。-->[文本文件](#)

180、用二进制进行编码的机器指令是（）。-->[机器语言](#)

181、用来将汇编语言源程序翻译成机器语言目标程序的是（）。-->[汇编器](#)

182、右图电路的输出为（）。-->[高阻抗](#)

183、右图中的 CD 值等于（）。-->[0](#)

184、原码乘法，根据每位乘数的数值决定是否加上被乘数，原码乘法过程中部分积每做一步加法，要右移一位，原因是（）。-->[乘数各位的位权不同，要借位相加](#)

185、原码乘法运算时，符号位单独处理，乘积的符号是（）。-->[两个操作数符号相异或](#)

186、远程终端及计算机网络设备等远离主机的设备传输信息，更适用（）接口。-->[串行](#)

187、运算器的主要功能进行（）。-->[C.逻辑运算和算术运算](#)

188、运算器由 ALU 完成运算后，除了运算结果外，下面所列（）不是运算器给出的结果特征信息。-->[D.时钟信号](#)

189、运算器由多个部件组成，其核心部分是（）。-->[D.算逻运算单元](#)

190、在 Cache 的地址映像中，若主存中的任意一块均可映射到 Cache 内任意一块位置上，这种方法称为（）。-->[A.全相联映射](#)

191、在 CPU 与主存之间加入 CaChe.能够（）。-->[D.解决 CPU 和主存之间的速度匹配问题](#)

192、在 CPU 与主存之间加入 Cache，能够提高 CPU 访问存储器的速率，一般情况下 Cache 的容量_命中率_，因此 Cache 容量（）。-->[C.越大，越高，只要几百 K 就可达 90% 以上](#)

193、在 CPU 与主存之间加入 Cache.能够（）。-->[D.解决 CPU 和主存之间的速度匹配问题](#)

194、在 CPU 与主存之间加入 Cache，能够提高 CPU 访问存储器的速率，一般情况下 Cache 的容量（）命中率（），因此 Cache 容量（）。-->[C.越大，越高，只要几百 K 就可达 90% 以上](#)

195、在采用 DMA 方式的 I/O 系统中，其基本思想是在（）之间建立直接的数据通路。-->[B.主存与外设](#)

196、在采用 DMA 方式高速传输数据时，数据传送是（）。-->[B.在 DMA 控制器本身发出的控制信号控制下完成的](#)

197、在采用 DMA 方式高速传输数据时，数据传送是（）。-->[B.在 DMA 控制器本身发出的控制信号控制下完成的](#)

198、在磁层运动方向上被磁头扫过的轨迹称为（）。-->[磁道](#)

199、在定点二进制运算器中，加法运算一般通过（）来实现。-->[D.补码运算的二进制加法器](#)

200、在定点运算器中，必须要有溢出判断电路，它一般用（）来实现。-->[C.异或门](#)

201、在定点运算器中，无论采用双符号位还是采用单符号位，都必须要有溢出判断电路，它一般用（）来实现。-->[B.或非门](#)

202、在定点运算器中，溢出判断电路一般用（）来实现。-->[C.异或门](#)

203、在独立编址方式下，存储单元和 I/O 设备是靠（）来区分的。-->[A.不同的地址和指令代码](#)

204、在控制器中，必须有一个部件，能提供指令在内存中的地址，服务于读取指令，并接收下一条将被执行的指令的地址，这个部件是（）。-->[PC](#)

205、在控制器中，部件（）能提供指令在内存中的地址，服务于读取指令，并接收下一条将被执行的指令的地址。-->[D.程序计数器 PC](#)

206、在控制器中，部件（）用于存放下一条指令的地址。-->[D.程序计数器 PC](#)

207、在控制器中，部件（）用于接收并保存从内存读出的指令内容，在执行本条指令的过程中提供本条指令的主要信息。-->[C.指令寄存器 IR](#)

208、在控制器中，部件能提供指令在内存中的地址，服务于读取指令，并接收下一条将被执行的指令的地址。-->[程序计数器 PC](#)

209、在实用中把浮点数的尾数左移一位，将最高位的 1 移走，从而提高数值的精度，这项处理称之为（）。-->[隐藏位技术](#)

210、在数据传送过程中，数据由串行变并行或由并行变串行，这种转换是由接口电路中的（）实现的。-->[B.移位寄存器](#)

211、在数字电路中，稳态时三极管一般工作在（）状。-->[开关](#)

212、在统一编址方式下，存储单元和 I/O 设备是靠指令中（）来区分的。-->[A.不同的地址](#)

213、在中断源设置一个中断屏蔽触发器，CPU 可以根据需要对其执行置“1”或清“0”操作，便可实现对该中断源的（）管理。-->[B.中断请求](#)

214、在主存和 CPU 之间增加 Cache 的目的是（）。-->[解决 CPU 和主存之间的速度匹配](#)

215、只读存储器，简称为 ROM，其特点是（）。-->[单元的内容只能读出，不能写入](#)

216、只有当决定一件事的几个条件全部不具备时，这件事才不会发生，这种逻辑关系称为（）。-->[或](#)

217、指令 ADDR1,R2 的寻址方式是（）。-->[寄存器间接寻址](#)

218、指令 LoadR2, 40 (R3) 中第二个地址码的寻址方式是（）。-->[变址寻址](#)

219、指令采取顺序方式执行的优点是（）。
B.控制器设计简单

220、指令操作所需要的数据不可能来自（）。-->[A.控制存储器](#)

221、指令寄存器 IR 的位数取决于（）。-->[B.指令字长](#)

222、指令流水线方式是提高计算机硬件性能的重要技术和有效措施，但它的（）。
A.控制器设计复杂

223、指令流水线需要处理好（）3 个方面问题。-->[A.结构相关、数据相关、控制相关](#)

224、指令流水线需要处理好（）、数据相关、控制相关 3 个方面问题。-->[A.结构相关](#)

225、指令是程序员和计算机交互的最基本的界面，一条指令一般应包括（）和地址码两部分。-->[操作码](#)

226、指令系统中采用不同的寻址方式的目的是（）。-->[C.缩短指令字长，扩大寻址空间，提高编程灵活性](#)

227、指令执行时无需访问内存寻找操作数的寻址方式是 ()。-->立即数寻址方式

228、指令中用到的数据可以来自 ()。-->输入输出接口

229、指令周期是 CPU () 的时间。-->D.从主存中读取一条指令并分析、执行这条指令

230、指令周期是 ()。-->D.CPU 从主存中读取一条指令并分析、执行这条指令的时间

231、指令周期是指 ()。-->CPU 从主存取出一条指令加上执行这条指令的时间

232、中断过程的两个阶段是 ()。-->中断响应和中断处理

233、中断屏蔽字的作用是 ()。-->暂停对某些中断的响应

234、中断允许触发器用来 ()。-->D.开放或关闭可屏蔽硬中断

235、周期挪用方式常用于 () 的输入输出中。-->A.直接存储器访问方式

236、主存储器是计算机中可以直接按存储单元地址访问的存储器, 又称随机访问存储器, 简称 RAM, 其特点是访问任意单元的时间与 () 无关。-->单元位置

237、总线仲裁器的作用是确保任何时刻 ()。-->A.只有一个总线主设备使用总线

238、组成一个运算器需要多个部件, 但下面所列 () 不是组成运算器的部件。-->C.ALU

239、组成一个运算器需要多个部件, 但下面所列 () 不是组成运算器的部件。
B.数据总线

240、组成一个运算器需要多个部件, 但下面所列 () 不是组成运算器的部件。-->地址寄存器

241、组成组合逻辑控制器的主要部件有 ()。-->B.PC、IR
多选(18)--电大资源网: <http://www.dda123.cn/> (微信搜: 905080280)

1、ASCII 编码 ()。-->(是 7 位的编码; 共有 128 个字符)

2、从资源利用率和性能价格比考虑, 指令流水线方案 (), 多指令周期方案 (), 单指令周期方案 ()。-->(A 最好 B 次之 C 最不可取)

3、当码距 $d=4$ 时, 海明校验码具有 ()。-->0

4、对于阶码和尾数都用补码表示的浮点数, 判断运算结果是否为规格化, 错误的方法是 ()。-->(阶符和数符相同; 阶符和数符相异; 数符与尾数小数点后第一位数字相同)

5、对主存储器的基本操作包括 ()。-->(读出信息; 写入信息)

6、机器数中, 零的表示形式不唯一的是 ()。-->(原码; 移码; 反码)

7、计算机中进行补码减法时, 做 $[x-y]$ 补用 $[x]$ 补 $+[-y]$ 补得到, 当 y 本身是负数时, $[-y]$ 补是 ()。-->($[-y]$ 补; $y; y; -y; -y$)

8、请从下面表示浮点运算器的描述中选出描述正确的句子是 ()。-->(浮点运算器可用两个定点运算器部件来实现; 阶码部件只进行阶码相加、相减和比较操作)

9、三态门具有 3 种输出状态, 它们分别是 ()。-->(高电平; 低电平; 高阻态)

10、停电后存储的信息将会丢失。-->(静态存储器; 动态存储器; 高速缓冲存储器)

11、下列的是 ()。-->(取指令操作是控制器固有的功能, 不需要根据指令要求进行; 指令长度相同的情况下, 所有取指令的操作都是相同的; 单总线 CPU 中, 一条指令读取后 PC 的值是下一条指令的地址)

12、相对补码而言, 移码 ()。-->(仅用于浮点数的阶码部分; 1 表示正号, 0 表示负号)

13、在设计指令操作码时要做到 ()。-->(A 能区别一套指令系统中的所有指令 B 能表明操作数的地址 D 长度适当规范统一)

14、指令系统中采用不同的寻址方式的目的是。-->(缩短指令字长; 扩大寻址空间; 提高编程灵活性)

15、指令中用到的数据可以来自 ()。-->(通用寄存器; 输入输出接口; 内存单元)

16、指令中用到的数据可以来自 ()。-->(通用寄存器; 输入输出接口)

17、中央处理器包括。-->(运算器; 控制器)

18、主机和外设可以并行工作的方式是 ()。-->(程序中断方式; 直接存储器访问方式; I/O 通道方式)

简答(64)--电大资源网: <http://www.dda123.cn/> (微信搜: 905080280)

1、Cache 可以放在 CPU 芯片里面吗?

2、CD-ROM 光盘上的信息是如何组织的? ...

3、ROM 是一种和 RAM 一样的随机存取存储器吗? ...

4、按照操作数的个数不同, 把指令分成哪几种? ...

5、比较动态存储器 DRAM 和静态存储器 SRAM 的异同...

6、补码加法器如何实现?

7、程序员是否需要知道高速缓存的访问过程? ...

8、串行传输和并行传输有何区别? 各应用于什么场...

9、磁盘上的信息是如何组织的? 磁盘的最小编址单...

10、多级结构的存储器是由哪 3 级存储器组成的? 每...

11、多级结构的存储器是由哪 3 级存储器组成的? 每...

12、高级语言编程中所定义的 unsigned 型数据是怎...

13、计算机的存储器系统是如何实现“容量大”...

14、计算机控制器中, 程序计数器 (PC) 起什么作用? ...

15、计算机指令中要用到的操作数一般可以来自哪...

16、计算机指令中要用到的操作数一般可以来自哪...

17、寄存器和主存储器都是用来存放信息的吗? 它们...

18、简单说明一个指令周期中读取指令、指令译码...

19、简述计算机控制器中程序计数器 (PC)、指令寄存...

20、简述控制器在整机中起到的作用和它的基本功...

21、简述微程序控制器的基本工作原理。...

22、简述微程序控制器的优缺点。

23、解释术语: 数据传送控制。

24、静态存储器和动态存储器器件的特性有那些主...

25、举例说明运算器中的 ALU 通常可以提供的至少 5...

26、名词解释: RAM、ROM。

27、名词解释: 存取周期, 存储容量。...

28、盘面号和磁头号是一回事吗?

29、确定一台计算机的指令系统并评价其优劣, 通常...

30、什么是串行接口和并行接口? 简述它们的数据传...

31、什么是定点数? 什么是浮点数? ...

32、什么是数据传送控制中的异步通信方式? ...

33、什么是虚拟存储器? 它有什么特点? ...

34、什么是虚拟存储器? 它能解决什么问题? 为什么? (...

35、什么是虚拟存储器? 它有什么特点? ...

36、什么是指令周期、机器周期和时钟周期? 三者有...

37、什么是指令周期? 举例说明一个指令周期往往要...

38、什么是指令字长、存储字长和机器字长? ...

39、什么是总线仲裁?

40、什么是总线周期?

41、同步通信与异步通信的主要区别是什么? ...

42、同步通信与异步通信的主要区别是什么? 说明通...

43、微程序控制器和硬连线控制器在组成和运行原...

44、微程序控制器通常运用于什么场合? 为什么? ...

45、为读写输入输出设备, 通常有哪几种常用的寻址...

46、为什么无符号整数结果会发生溢出? 什么叫无符...

47、为什么现代计算机都用补码来表示整数? ...

48、为什么要引入浮点数? 浮点数如何表示 0? 为什么...

49、为什么要引入无符号数表示?

50、无符号加法器如何实现?

51、相对 CISC 指令系统, RISC 指令系统有哪些优点? ...

52、一条指令要由哪两部分组成? 各部分的作用是什么...

53、硬连线控制器和微程序控制器各有哪些优缺点...

54、硬连线控制器是使用什么子部件来区分和表示...

55、在高级语言编程中的 float/double 型数据是怎...

56、在高级语言编程中的 short/int/long 型数据是...

57、在计算机中采用多级结构的存储器系统, 是建立...

58、在三级存储体系中, 主存、外存和高速缓存各...

59、在三级存储体系中, 主存、外存和高速缓存各起...

60、在三级存储体系中, 主存、外存和高速缓存各有...

61、在三级存储体系中, 主存外存和高速缓存各起什...

62、指令和数据都是放在同一个 Cache 中的吗? ...

63、主存都是由 RAM 组成的吗?

64、主存和 Cache 分块时, 是否字块越大, 命中率越高? ...

1、Cache 可以放在 CPU 芯片里面吗?

答: 可以。早期的计算机, 其 Cache 是做在主板上的。但随着 CPU 芯片技术的提高, Cache 可以放在 CPU 里面。从逻辑上来说, Cache 是位于 CPU 和主存之间的部件, 但在物理上, Cache 被封装在一个 CPU 芯片内。现代计算机系统中, 一般采用多级的 Cache 系统。CPU 执行指令时, 先到速度最快的一级 Cache (L1Cache) 中寻找指令或数据, 找不到时, 再到速度次快的二级 Cache (L2Cache) 中找,最后再到主存中找。目前, 一级 Cache 和二级 Cache 都可以封装在 CPU 芯片中。

2、CD-ROM 光盘上的信息是如何组织的?

答: 如下图所示, 信息存储在一条由内向外连续的螺旋线上, 称为光道 (track), 或光轨。在光道上每个记录单元 (即: 一个二进位) 占据长度相等, 称为一个扇区, 存放一个记录块, 共 2352 字节, 其中数据区有 2048 字节。每个记录块的地址用分、秒、扇区表示。

3、ROM 是一种和 RAM 一样的随机存取存储器吗?

答: 是的。虽然经常把只读存储器 ROM 和随机访问存储器

RAM放在一起进行分类,但ROM的存取方式和RAM是一样的,都是通过对地址进行译码,选择某个单元进行读写。所以两者采用的都是随机存取方式。不同的是:ROM是只读的,RAM是可读可写的。在程序执行过程中,ROM存储区只能读出信息,不能修改,而RAM区可以读出,也可以修改信息。

4、按照操作数的个数不同,把指令分成哪几种?

答:按照操作数的个数不同,指令分为下面四种:

(1)无操作数指令 (2)单操作数指令 (3)双操作数指令 (4)多操作数指令

5、比较动态存储器 DRAM 和静态存储器 SRAM 的异同点。

答:相同点:动态存储器 DRAM 与静态存储器 SRAM 都是存放二进制数据的物理器件,读写方法大致相同,断电后数据丢失;

不同点:动态存储器 DRAM 的成本低,存取速度较慢,需要定期刷新,一般用于大容量存储器;静态存储器 SRAM 的成本较高,存取速度较快,一般用于小容量存储器。

6、补码加法器如何实现?

答:在补码系统内,两个n位数做补码加法的原理是:两个n位数的补码相加,其结果中最位位的进位丢掉(模运算系统)。所以可用一个n位无符号加法器生成各位的和。但是,最终的结果是否正确,取决于结果是否溢出,只要不溢出,结果一定是正确的。

因此,补码加法器只要在无符号加法器的基础上再增加“溢出判断电路”即可。

7、程序员是否需要知道高速缓存的访问过程?

答:不需要。高速缓存 Cache 的访问过程对程序员来说,是透明的。执行到一条指令时,需要到内存取指令,有些指令还要访问内存取操作数或存放运算结果。采用 Cache 的计算机系统中,总是先到 Cache 去访问指令或数据,没有找到才到主存去访问。这个过程是 CPU 在执行指令过程中自动完成的。程序员不需要知道要找的指令和数据在不在 Cache 中、该在 Cache 的哪一块中,等等,也不需要知道 Cache 的访问过程,只要在指令中给定内存单元的地址就行了。

8、串行传输和并行传输有何区别?各应用于什么场合?

答:串行传输是指数据在一条线路上按位依次进行传输,线路成本低,速度慢,适合于远距离的数据传输。并行传输是每个数据位都有一条独立的传输线,所有的数据位同时传输,传输速度快,成本低,适用于近距离、高速传输的场合。

9、磁盘上的信息是如何组织的?磁盘的最小编址单位是什么?

答:磁盘表面被分为许多同心圆,每个同心圆被称为一个磁道。信息存储在磁道上。每个磁道被划分为若干段,又叫扇区。每个扇区存放一个记录块,每个记录块有相应的地址标识字段、数据字段(512字节)和校验字段等。到磁盘上寻找数据时,只要定位到数据在哪个磁头的哪个磁道的哪个扇区。所以,扇区是磁盘的最小编址单位。

10、多级结构的存储器是由哪3级存储器组成的?每一级存储器使用什么类型的存储介质,这些介质的主要特性是什么?

多级结构的存储器是由哪3级存储器组成的?每一级存储器使用什么类型的存储介质,这些介质的主要特性是什么?

答:多级结构的存储器是由高速缓存、主存储器和虚拟存储器组成的。高速缓冲存储器使用静态存储器芯片实现,主存储器通常使用动态存储器芯片实现,而虚拟存储器则使用快速磁盘设备上

的一片存储区。前两者是半导体电路器件,以数字逻辑电路方式进行读写,后者则是在磁性介质层中通过电磁转换过程完成信息读写。

11、多级结构的存储器是由哪3级存储器组成的?每一级存储器使用什么类型的存储介质?

答:多级结构的存储器是由高速缓存、主存储器和辅助存储器(或虚拟存储器)组成的。高速缓冲存储器使用静态存储器芯片实现,主存储器通常使用动态存储器芯片实现,而辅助存储器(或虚拟存储器)通常则使用快速磁盘设备上的一片存储区。前两者是半导体电路器件,以数字逻辑电路方式进行读写,后者则是在磁性介质层中通过电磁转换过程完成信息读写。

12、高级语言编程中所定义的 unsigned 型数据是怎么表示的?

答:unsigned 型数据就是无符号数,不考虑符号位,直接用二进制对数值进行编码得到的就是无符号数。

13、计算机的存储器系统是如何实现“容量大”、“速度快”和“成本低”的要求的?(7分)

答:将存储器系统设计成由高速缓冲存储器、主存储器和辅助存储器组成的多级结构。

其中高速缓冲存储器的存取速度与 CPU 速度处于同一个数量级,但其具有价格高、功耗大、集成度低的特点,所以不适合用作大容量的存储器;主存储器的存取速度略低,价格略高,具有集成度高、功耗低的特点,用来存储经常使用的数据或程序;辅助存储器是存取速度相对较慢但存储容量较大的存储器,用来存储不太常用的大部分程序和数据。

14、计算机控制器中,程序计数器(PC)起什么作用?

答:用于提供指令在内存中地址的部件,服务于读取指令,能执行内容增量和接收新的指令地址,用于给出下一条将要执行的指令的地址。

15、计算机指令中要用到的操作数一般可以来自哪些部件?(8分)

答:(1)CPU内部的通用寄存器。此时应在指令字中给出用到的寄存器编号(寄存器名),通用寄存器的数量一般为几个、十几个,故在指令字中须为其分配2、3、4、5或更多一点的位数来表示一个寄存器。

(2)外围设备(接口)中的一个寄存器。通常用设备编号、或设备出入口地址、或设备映像地址(与内存地址统一编址的一个设备地址编号)来表示。

(3)内存的一个存储单元。此时应在指令字中给出该存储单元的地址。

16、计算机指令中要用到的操作数一般可以来自哪些部件?

答:(1)CPU内部的通用寄存器。此时应在指令字中给出用到的寄存器编号(寄存器名),通用寄存器的数量一般为几个、十几个,故在指令字中须为其分配2、3、4、5或更多一点的位数来表示一个寄存器。

(2)外围设备(接口)中的一个寄存器。通常用设备编号、或设备出入口地址、或设备映像地址(与内存地址统一编址的一个设备地址编号)来表示。

(3)内存的一个存储单元。此时应在指令字中给出该存储单元的地址。

17、寄存器和主存储器都是用来存放信息的吗?它们有什么不同?

答:寄存器在CPU中,用触发器来实现,速度极快,价格

高,器也只有几百个,主要用来暂存指令运行时的操作数和结果。主存储器在CPU之外,用MOS管电路实现,速度没有寄存器快,价格也比寄存器便宜,目前主存容量可以达到1GB左右,用来存放已被启动的程序代码和数据。

18、简单说明一个指令周期中读取指令、指令译码、ALU执行、读写内存或接口、数据写回5个执行步骤的含义。

答:一是“读取指令”是每一条指令都必须执行的,所完成的功能对所有指令都相同;二是“指令译码”完成的功能对多数的指令是类似的,例如判断指令类型、读寄存器组等;三是“ALU执行”所完成的是数据或地址计算功能,对不同指令会有所区别;四是“读写内存或接口”只被用于读写内存或者读写接口的指令;五是“数据写回”将ALU的计算结果(或从内存、接口读来的数据)写入寄存器组。

19、简述计算机控制器中程序计数器(PC)、指令寄存器(IIR)、步骤标记线路及其控制信号产生部件的作用。

答:(1)程序计数器(PC):用于提供指令在内存中的地址的部件,服务于读取指令,能执行内容增量和接收新的指令地址,用于给出下一条将要执行的指令的地址。(2)指令寄存器(IR):用于接收并保存从内存读出来的指令内容的部件,在执行本条指令的整个过程中,为系统运行提供指令本身的主要信息。(3)步骤标记线路:用于标记出每条指令的各个执行步骤的相对次序关系,保证每一条指令按设定的步骤序列依次执行。(4)控制信号产生部件:依据指令操作码、指令的执行步骤(时刻)及另外的条件信号,形成或提供出当前执行步骤计算机各个部件要用到的控制信号。

20、简述控制器在整机中起到的作用和它的基本功能。

答:简述控制器在整机中起到的作用和它的基本功能。答:控制器部件是计算机的五大功能部件之一,其作用是向整机中包括控制器部件在内的每个部件提供协同运行所需要的控制信号。计算机的最本质的功能是连续执行指令,而每一条指令往往又要分成几个执行步骤才得以完成。所以,控制器的基本功能是,依据当前正在执行的指令和它当前所处的执行步骤,形成并提供出在这一时刻整机各部件要用到的控制信号,并且决定下一步将进入哪个执行步骤。

21、简述微程序控制器的基本工作原理。

答:微程序控制器是用多条微指令“解释执行”每一条指令的功能,硬件组成中的核心线路是一个被称为控制存储器的部件(用ROM芯片实现),用于保存由微指令(指令一个执行步骤用到的控制信号的集合)组成的微程序。在程序执行过程中,将按照指令及其执行步骤,依次从控制存储器中读出一条微指令,用微指令中的微命令字段控制各执行部件的运行功能,并用下地址字段形成下一条微指令的地址,使得微程序可以连续运行。

22、简述微程序控制器的优缺点。

答:优点:设计与实现简单,易于实现系列计算机产品的控制器,理论上可实现动态微程序设计;缺点:运行速度相对硬连线控制器要慢一些。

23、解释术语:数据传送控制。

解释术语:数据传送控制。

答:交换数据的过程中,通信设备的双方都需要对时间上的配合关系进行控制,这就是数据传送控制,或称为总线通信控制,通常又称为同步问题。常用的数据传送控制有同步通信和异步通信

两种方式。

24、**静态存储器和动态存储器器件的特性有那些主要区别？各自主要应用在什么地方？。**

答：静态存储器和动态存储器器件的特性有那些主要区别？各自主要应用在什么地方？**答：**由于动态存储器集成度高，生产成本低，被广泛地用于实现要求更大容量的主存储器。静态存储器读写速度快，生产成本低，通常多用其实现容量可以较小的高速缓冲存储器。

25、**举例说明运算器中的 ALU 通常可以提供的至少 5 种运算功能，运算器中使用多累加器的好处是什么？。**

举例说明运算器中的 ALU 通常可以提供的至少 5 种运算功能，运算器中使用多累加器的好处是什么？。

答：ALU 通常应提供加、减、与、或、异或等多种算术及逻辑运算功能；运算器中使用多累加器有利于减少运算器执行运算过程中访问内存的次数，即可以把一些中间结果暂存在累加器中，有利于提高计算机的运行效率。

26、**名词解释：RAM、ROM。**

答：RAM 即随机存取存储器，在程序的执行过程中既可读出又可写入信息。

ROM 即只读存储器，在程序的执行过程中只能读出信息，不能写入信息。

27、**名词解释：存取周期，存储容量。**

答：存取周期是存储器进行两次连续、独立的操作（读或写）之间的最小间隔时间。存储容量是存储器存放二进制代码的总数量，通常用存储器所能记忆的全部字数和字长的乘积来表示。

28、**盘面号和磁头号是一回事吗？**

答：是的。硬盘是一个盘组，有多个盘而组成。每个盘而上有一个磁头，用于对该盘而上的信息进行读写。所以，磁头号就是盘而号。磁头在盘而上移动到不同的位置就形成不同的磁道，信息记录在磁道上。

29、**确定一台计算机的指令系统并评价其优劣，通常应从哪几个方面考虑？**

确定一台计算机的指令系统并评价其优劣，通常应从哪几个方面考虑？

答：主要从以下四个方面进行考虑：（1）指令系统的完备性，常用指令齐全，编程方便；

（2）指令系统的高效性，程序占内存空间少，运行速度快；

（3）指令系统的规整性，指令和数据使用规则统一简单，易学易记；

30、**什么是串行接口和并行接口？简述它们的数据传输方式和适用场合。**

答：什么是串行接口和并行接口？简述它们的数据传输方式和适用场合。**答：**串行接口只需要一对信号线来传输数据，主要用于传输速度不高、传输距离较长的场合。并行接口传输按字节或字节处理数据，传输速率较低，使用于传输速度较高的设备，如打印机等。

31、**什么是定点数？什么是浮点数？**

答：小数点位置固定不变的数为定点数，它可分为定点整数和定点小数。定点整数的小数点固定在最低位的右侧，定点小数的小数点则固定在符号位之后。浮点数用阶码和尾数表示数据，阶码

不同则小数点的位置不同。

32、**什么是数据传送控制中的异步通信方式？**

答：数据传送时双方使用各自的时钟信号的通信方式称为异步通信方式。异步通信的双方采用“应答方式”（又称握手方式）解决数据传输过程中的时间配合关系，而不是使用同一个时钟信号进行同步。为此，CPU 必须再提供一个时钟信号，通知接收设备接受已发送过去的的数据。接收设备还将用这一时钟信号作为自己接收数据时的选通信号。

33、**什么是虚拟存储器？它有什么特点？**

答：虚拟存储器是计算机的存储区系统中用一部分硬盘空间实现扩展虚拟内存空间的技术，当实际的内存不足时，利用虚拟存储器技术能够使内存不足的问题得到缓解。

在计算机的存储器系统中，虚拟存储器属于主存-外存层次，它由存储器管理硬件和操作系统中存储器管理软件支持，借助于硬盘等辅助存储器，以透明方式向用户提供速度接近主存、容量和成本与辅存差不多的存储器。

34、**什么是虚拟存储器？它能解决什么问题？为什么？(7 分)**

答：虚拟存储器属于主存-外存层次，由存储器管理硬件和操作系统中存储器管理软件支持，借助于硬盘等辅助存储器，并以透明方式提供给用户的计算机系统具有辅存的容量，接近主存的速度，单位容量的成本和辅存差不多的存储器。主要用来缓解内存不足的问题。因为系统会使用一部分硬盘空间来补充内存。

35、**什么是虚拟存储器？它有什么特点？**

答：虚拟存储器是计算机的存储区系统中用一部分硬盘空间实现扩展虚拟内存空间的技术，当实际的内存不足时，利用虚拟存储器技术能够使内存不足的问题得到缓解。在计算机的存储器系统中，虚拟存储器属于主存-外存层次，它由存储器管理硬件和操作系统中存储器管理软件支持，借助于硬盘等辅助存储器，以透明方式向用户提供速度接近主存、容量和成本与辅存差不多的存储器。

36、**什么是指令周期、机器周期和时钟周期？三者有何关系？。**

答：指令周期通常是指计算机执行一条指令所用的时间。机器周期是所有指令执行过程中的一个基准时间，通常以存取周期作为机器时间，时钟周期是机器主频的倒数，也称为节拍，它是控制计算机操作的最小单位时间。一个指令周期包含若干个机器周期，一个机器周期包含若干个时钟周期，每个指令周期内的机器周期数可以不等，每个机器周期内的时钟周期数也可以不等。

37、**什么是指令周期？举例说明一个指令周期往往要包含哪几个执行步骤？。**

答：指令周期通常是指计算机执行一条指令所用的时间。一个指令周期往往要包含几个执行步骤，例如可能包括读取指令、指令译码和读寄存器组、ALU 执行运算、读写内存或接口、数据写回寄存器组这 5 个步骤。

38、**什么是指令字长、存储字长和机器字长？**

答：（1）指令字长是机器指令包含的二进制代码的位数；（2）存储字长是存储单元中二进制数的位数；（3）机器字长是运算器一次运算的二进制数的位数。

39、**什么是总线仲裁？**

答：数据传输总要在计算机的两个部件之间进行，必须由总线主设备首先启动这次传输过程，即申请总线使用权并发出命令控制总线运行，而总线从设备则只能响应由主设备发出的命令并执行读写操作。当有多个总线主设备同时发出总线使用权的请求时，为了确保在任何时刻只有一个总线主设备使用总线传输数据，需要决定由其中某个设备获得总线使用权，这就是进行总线仲裁。与中断请求相似，这些主设备使用总线的优先级高低是不同的，总线仲裁器一定是把总线使用权优先分配给优先级高的主设备使用。

40、**什么是总线周期？**

答：总线周期，通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质，可以把一个总线周期分为内存读周期，内存写周期，I/O 读周期，I/O 写周期 4 种类型。

41、**同步通信与异步通信的主要区别是什么？**

答：同步通信有公共时钟，总线上的所有设备按统一的时序、统一的传输周期进行信息传输，通信双方按事先约好的时序联络；异步通信没有公共时钟，没有固定的传输周期。

42、**同步通信与异步通信的主要区别是什么？说明通信双方如何联络。**

答：同步通信与异步通信的主要区别是前者有公共时钟，总线上的所有设备按统一的时、序、统一的传输周期进行信息传输，通信双方按事先约好的时序联络。

后者没有公共时钟，没有固定的传输周期，采用应答方式通信

43、**微程序控制器和硬连线控制器在组成和运行原理方面有何相同之处？**

答：（1）基本功能，都是提供计算机各个部件协同运行所需要的控制信号；

（2）组成部分，都有程序计数器 PC，指令寄存器 IR；

（3）执行步骤，都分成几个执行步骤完成每一条指令的具体功能。

44、**微程序控制器通常运用于什么场合？为什么？。**

答：微程序控制器通常在性能要求不是特别高的系列计算机系统得到普遍应用，相对硬连线控制器其运行速度较慢，难以使用在性能要求特别高的计算机系统中。

45、**为读写输入输出设备，通常有哪几种常用的寻址方式用以指定被读写设备？**

答：为读写输入输出设备，通常有两种常用的编址方式用以指定被读写设备，一是 IO 端口与主存储器统一的编址方式，另一种是 IO 端口与主存储器彼此独立的编址方式。

46、**为什么无符号整数结果会发生溢出？什么叫无符号整数的溢出？**

答：计算机的机器字长总是有限的，因而机器数的位数有限，所以可表示的数的个数有限。

对于 n 位二进制数，只能表示 2n 个不同的数，因此有很多数用 n 位无法表示。

对于无符号定点整数来说，计算机运算过程中一般保留低 n 位，舍弃高位。这样，会产生两种结果：①剩下的低 n 位数不能正确表示运算结果。这种情况下，意味着运算的结果超出了计算机能表达的范围，有效数值进到了第 n+1 位，我们称此时发生了“溢出”现象。

②剩下的低 n 位数能正确表达计算结果,也即高位的舍去并不影响其运算结果。

“span 对一个多于 n 位的数丢弃高位而保留低 n 位数”这样一种处理,实际上等价于

“将这个多于 n 位的数去除以 2n,然后丢去商保留其余数”的操作。这种操作运算就是“模运算”,在一个模运算系统中,运算的结果最终都是丢弃高位,只截取低 n 位。所以,只要不是“溢出”,即:只要真正的值不会进到第 n+1 位,结果就是正确的。这是模运算系统的特点。

47、为什么现代计算机都用补码来表示整数?

答:补码表示定点整数时,和原码、反码相比,有以下四个好处:(1)符号位可以和数各位一起参加运算

(2)可以用加法方便地实现减法运算

(3)零的表示唯一

(4)可以多表示一个最小负数所以,现代计算机都用补码来表示定点整数。

48、为什么要引入浮点数?浮点数如何表示 0?为什么浮点数的阶(指数)要用移码来表示。

答:(1)因为定点数不能表示实数,而且表数范围小。所以,要引入浮点表示。

(2)因为在浮点数的加减运算中,要进行对阶操作,需要比较两个阶的大小。移码表示的实质就是把阶加上一个偏置常数,使得所有数的阶码都是一个正整数,比较大小时,就只要按高位到低位顺序比较就行了,因而,引入移码可以简化阶的比较过程。

49、为什么要引入无符号数表示?

答:一般在全部是正数运算且结果不出现负值的场合下,可以省略符号位,使用无符号数表示。例如在进行地址运算时可用无符号数。

50、无符号加法器如何实现?

答:计算机中,最基本的加法器是无符号加法器。根据进位方式的不同,有两种不同的实现方式:串行和并行。

(1)串行进位加法器(行波进位加法器):通过 n 个全加器按照串行方式连起来实现

(2)并行进位加法器(先行进位加法器):通过引入进位生成函数和进位传递函数,使得进位之间相互独立,并行产生。也称为快速加法器。

51、相对 CISC 指令系统, RISC 指令系统有哪些优点?

答:RISC 系统的指令格式规范且种类少,使用的寻址方式简单,指令条数少,指令完成的操作功能简单。

52、一条指令要由哪两部分组成?各部分的作用是什么?

答:一条指令要由哪两部分组成?各部分的作用是什么?答:第一部分是指令的操作码,它用于指明本条指令的运算和操作功能,计算机需要为每条指令分配一个确定的操作码。第二部分是指令的操作数地址,它用于给出被操作的信息(指令或数据)的地址,包括参加运算的一个或多个操作数所在的地址,运算结果的保存地址,程序的转移地址、被调用的子程序的人口地址等。

53、硬连线控制器和微程序控制器各有哪些优缺点?

答:硬连线控制器的优点是运行速度明显快,缺点是设计与实现较复杂。

微程序的控制器的优点是设计与实现较简单,易于实现系列计算机产品的控制器,理论上可实现动态

微程序设计,缺点是运行速度要慢一些。

54、硬连线控制器是使用什么子部件来区分和表示指令不同的执行步骤的?它的基本工作原理是什么?

答:硬连线控制器是使用什么子部件来区分和表示指令不同的执行步骤的?它的基本工作原理是什么?答:在硬连线控制器中,由节拍发生器(timing)来区分指令不同的执行步骤的。节拍发生器是由几个触发器电路实现的典型的时序逻辑电路,它为指令的每一个执行步骤提供一个节拍状态信号,而节拍状态的变换标明对一条指令执行步骤的次序关系。

55、在高级语言编程中的 float/double 型数据是怎么表示的?

答:型数据是用来表示成数的深点数,现代计算机用 EES 其中 32 位单精度浮点数就是 float 型。64 位双精度浮点数就是 double 型。

56、在高级语言编程中的 short/int/long 型数据是怎么表示的?

答:int 型数据就是定点整数,现代计算机一般用补码表示。int 型数据的位数与运行平台和编译器有关,一般是 32 位或 16 位。long 型数据和 short 型数据也都是定点整数,用补码表示,只是位数不同,分别是长整型和短整型。

57、在计算机中采用多级结构的存储器系统,是建立在程序的什么原理之上的?这一原理主要体现在哪些方面?

答:多级结构的存储器系统的运行原理是建立在程序运行的局部性原理之上的。它主要体现在如下 3 个方面:①时间方面,在一小段时间内,最近被访问过的程序和数据很可能再次被访问;二是空间方面,这些最近被访问过的程序和数据,往往集中在一小片存储区域中;三是在指令执行顺序方面,指令的顺序执行比转移执行的可能性要大。

58、在三级存储体系中,主存、外存和高速缓存各有什么作用?各有什么特点?

答:由主存、外存和高速缓存构成的三级存储器系统,是围绕读写速度尚可、存储容量适中的主存储器来组织和运行的。高速缓冲存储器用于缓解主存读写速度慢、不能满足 CPU 运行速度需要的矛盾。虚拟存储器更大的存储空间,用于解决主存容量小、存不下规模更大的程序与更多数据的难题。这样的存储器系统在整体上具有更高的读写速度、尽可能大的存储容量、相对较低的制造与运行成本。

高速缓冲存储器的问题是容量很小,虚拟存储器的问题是读写速度太慢。追求整个存储器系统有更高的性能/价格比的核心思路,在于使用中充分发挥三级存储器各自的优势,尽量避开其短处。

59、在三级存储体系中,主存、外存和高速缓存各起什么作用?

答:三级存储体系中,运行速度快慢依次为高速缓存、主存和外存,但在价格上速度高的存储器价格会高很多,为了追求整个存储器系统有更高的性能/价格比,必须合理配置三者的关系,所以它们各自发挥的作用也有所不同,具体是:主存的运行速度较快,通常配置的存储容量适中,所以主存是三级存储体系的核心;高速缓冲存储器是用于缓解主存读写速度慢、不能满足 CPU 运行速度需要的矛盾;外存在三级存储体系中起虚拟存储器的作用,因为价格低存储空间可以大很多,可以解决主存容量小、存不下规模更大的程序与更多数据的难题。

60、在三级存储体系中,主存、外存和高速缓存各有什么作用?各有什么特点?

答:在三级存储体系中,主存、外存和高速缓存各有什么作用?

各有什么特点?答:多级存储器系统,是围绕读写速度尚可、存储容量适中的主存储器来组织和运行的,并由高速缓冲存储器缓解主存读写速度慢、不能满足 CPU 运行速度需要的矛盾;用虚拟存储器更大的存储空间,解决主存容量小、存不下规模更大的程序与更多数据的难题,从而达到使整个存储器系统有更高的读写速度、尽可能大的存储容量、相对较低的制造与运行成本。高速缓冲存储器的问题是容量很小,虚拟存储器的问题是读写速度太慢。追求整个存储器系统有更高的性能/价格比的核心思路,在于使用中充分发挥三级存储器各自的优势,尽量避开其短处。

61、在三级存储体系中,主存外存和高速缓存各起什么作用?

答:三级存储体系中,运行速度快慢依次为高速缓存主存和外存,但在价格上速度高的存储器价格会高很多,为了追求整个存储器系统有更高的性能价格比,必须合理配置三者的关系,所以它们各自发挥的作用也有所不同,具体是:主存的运行速度较快,通常配置的存储容量适中,所以主存是三级存储体系的核心,高速缓冲存储器是用于缓解主存读写速度慢不能满足 CPU 运行速度需要的矛盾,外存在三级存储体系中起虚拟存储器的作用,因为价格低存储空间可以大很多,可以解决主存容量小存不下规模更大的程序与更多数据的难题。

62、指令和数据都是放在同一个 Cache 中的吗?

答:现代计算机系统中,一般采用多级的 Cache 系统。CPU 执行指令时,先到速度最快的一级 Cache(L1Cache)中寻找指令或数据,找不到时,再到速度次快的二级 Cache(L2Cache)中找,.....最后到主存中找。对于一级 Cache,指令和数据一般是分开存放的。因此,有 L1DataCache 和 L1CodeCache。

63、主存都是由 RAM 组成的吗?

答:不是。主存是由 RAM 和 ROM 两部分组成的,它们统一编址,分别占用不同的地址空间。

64、主存和 Cache 分块时,是否字块越大,命中率越高?

答:不是。字块大,可以充分利用程序访问的空间局部性特点,字块大使得一个比较大的局部空间被一起调到 Cache 中,因而可以增加命中机会。但是,字块不能太大。主要原因有两个:(1)字块大使失效损失变大,也就是说,如果不命中的话,需花更多时间从主存读块。

(2)字块太大,则 Cache 项数变少,因而,命中的可能性变小。

判断(144)--电大资源网:<http://www.dda123.cn/>(微信搜:905080280)

- 1、ASCII 编码是一种汉字字符编码-->错
- 2、BCD 码之间及 BCD 码与任意进制数之间的转换一般以十进制数作为过渡。-->对
- 3、Cache 的地址映像中,直接映像的地址变换速度快,硬件容易实现,但命中率略低。-->对
- 4、CISC 计算机使用的寻址方式简单,指令条数少,操作功能简单。-->错
- 5、CPU 从主存取出一条指令加以执行,所需全部时间称为指令周期,由于各种指令功能不同,其所需时间是不同的。-->对
- 6、CPU 访问存储器的时间是由存储器的容量决定的,存储器容量越大,访问存储器所需的时间越长。-->错
- 7、CPU 可以直接按单元地址访问 RAM 和 ROM 存储器,不能按地址单元访问磁盘和磁带存储器。-->对

8、CPU 运算可以执行算术运算以及逻辑运算,除此之外,它还可执行地址运算和地址转操作。-->对

9、CPU 运算器可以执行算术运算以及逻辑运算,除此之外,它还可执行地址运算和地址转操作。-->对

10、CPU 周期又叫机器周期,表示完成指令的各功能阶段的所需时间,各阶段功能不同,CPU 周期时间是不相同。-->错

11、DMA 控制器通过中断向 CPU 发 DMA 请求信号。-->对

12、MIPS 计算机的运算器部件,主要由 128 个寄存器组成的寄存器堆和一个执行数据运算的 ALU 组成。-->对

13、RISC 计算机使用的寻址方式简单,指令条数少,操作功能简单。-->对

14、SRAM 和 DRAM 都是经常采用的半导体随机访问存储器,它们的特点是断电后可以保存信息。-->错

15、按数据传送方式的不同,计算机的外部接口可分为串行接口和并行接口两大类。-->对

16、按照在计算机上完成任务的不同,可以把使用计算机的用户分成以下 4 类:最终用户、系统管理员、应用程序员和系统管理员。-->对

17、按主机与接口间的数据传送方式,输入/输出接口可分为串行接口和并行接口。-->对

18、半导体 RAM 分为静态 RAM 和动态 RAM。-->对

19、半导体 ROM 信息可读可写,且断电后仍能保持记忆。-->错

20、变址寻址方式,地址码字段中存放位移量,操作数有效地址是位移量+变址寄存器内容。-->对

21、变址寻址方式中,操作数的有效地址等于变址寄存器内容加上形式地址。-->对

22、变址寻址需要在指令中提供一个寄存器编号和一个数值。-->对

23、补码加减法运算中采用双符号位目的是判断是否溢出。-->对

24、补码加减法中,操作数用补码表示,两数相加减,符号位单独处理,减法用加法代替。-->错

25、补码加减法中,两数的数值位相加减,符号位单独处理,减法用加法代替。-->错

26、采用变形补码进行加减法运算可以避免溢出。-->错

27、采用补码运算主要是为了把减法运算变成加法运算。-->对

28、彩色或单色多级灰度图像显示时,每一个像素需要使用多个二进制位来表示,每个像素对应的二进制位数称为颜色深度。-->对

29、长度相同但格式不同的 2 种浮点数,前者阶码长、尾数短,后者阶码短、尾数长,其他规定均相同,则前者可表示的数的范围大但精度低。-->对

30、长度相同但格式不同的 2 种浮点数,前者尾数长、阶码短,后者尾数短、阶码长,其他规定均相同,则前者可表示的数的范围大但精度低。-->错

31、长度相同格式不同的浮点数中,若其他规定均相同,则阶码长、尾数短的浮点数可表示的数值范围大、精度低。-->对

32、程序访问的局部性可分为内局部性和外局部性。-->对

33、程序计数器 PC 主要用于解决指令的执行次序。-->对

34、程序计数器(PC)用来存放将要执行的上一条指令的地址。-->错

35、程序计数器的位数取决于存储器的容量,指令寄存器的位数取决于指令字长。-->对

36、从外部来看,普通台式个人计算机(PC)是用各种电缆将显示器、键盘、鼠标和机箱等连接而成的一个装置。-->对

37、存储器地址是 10 位二进制数,其最大存储容量是 1K,若地址是 20 位二进制数,其最大存储容量是 1G,地址是 30 位二进制数,其最大存储容量是 1T。-->错

38、存储器分为内存和外存。-->对

39、存储芯片中包括存储体、读写电路、地址译码电路和控制电路。-->对

40、打断程序正常执行的事件被分成两大类:异常和中断。-->对

41、当三态门的控制端有效时,三态门的输出端根据输入的状态可以有高电平和低电平两种状态。-->对

42、定点补码加减法运算时,符号位不参加运算,运算结果的符号位为正确的结果符号位。-->错

43、定点除法中产生溢出的情况是除数绝对值大于被除数绝对值。-->错

44、定点加法运算是计算机内最重要的运算,减法可通过补码加法实现,乘法和除法可以通过一系列加减法和移位实现。-->对

45、定点数的表示范围有限,如果运算结果超出表示范围,称为溢出。-->对

46、定点数的表示范围有限,如果运算结果超出表示范围称为溢出。-->对

47、定点数加减运算可能产生溢出的情况是同号两数相加和异号两数相减。-->对

48、定点小数表示中,只有补码能表示-1。-->对

49、定点小数乘法可能产生溢出。-->错

50、定点运算器执行算术运算时会产生溢出,造成溢出的原因是主存容量不够。-->错

51、二进制数转换成十进制的方法是按权展开求和,若某二进制数 10111,将其转换成十进制数是 25。-->对

52、浮点数的表示范围取决于尾数的位数,精度取决于阶码的位数。-->错

53、浮点数的正、负符号是由尾数符号决定的。-->对

54、浮点数数的表示范围取决于尾数的位数,精度取决于阶码的位数。-->错

55、高速缓冲存储器 Cache 的全部功能是由硬件实现的。-->对

56、给出逻辑函数的任一种表示形式,就可以求出其他表示形式。-->对

57、根据软件的用途,一般将软件分成系统软件和应用软件两大类。-->对

58、根据是否集成在主板上,显卡可分为独立显卡与集成显卡。-->对

59、根据鼠标所采用传感器技术的不同,鼠标可以分为两类:机械式与光电式。-->对

60、根据指令操作码的位数,可将操作码编码方案分为固定长度操作码编码和可变长度操作码编码。-->对

61、根据指令中地址字段的个数,可将指令分为一地址、二地址、三地址、零地址指令。-->对

62、固态硬盘由主控芯片,闪存芯片和缓存芯片三个主要部件构成。-->对

63、海明校验码是对多个数据位使用多个校验位的一种检错纠错编码方案,不仅可以发现是否出错,还能发现是哪一位出错。-->对

64、机器的本条指令地址是由程序计数器 PC 给出的,下一条指令是根据程序计数器 PC+1 产生的,无条件转移指令中下条指令的地址是由指令地址码产生的。-->对

65、机器数中,原码、反码、补码符号位正数用 0 表示。-->对

66、机器数中,正数、反码、补码符号位负数用 1 表示。-->对

67、机械硬盘的磁头组件主要由磁头、传动臂、主轴电机三部分组成。-->错

68、基址寻址方式中,操作数的有效地址等于基址寄存器内容加上形式地址。-->对

69、基数和各位数的权是进位计数制中表示数值的两个基本要素。-->对

70、计算机的流水线中,每个阶段只完成一条指令的一部分功能,不同阶段并行完成流水线中不同指令的不同功能。-->对

71、计算机的指令系统是一台计算机所有指令的集合,指令系统反映该机的主要性能。-->对

72、计算机的指令越多,功能越强越好。-->错

73、计算机解决应用问题的过程就是不同抽象层进行转换的过程。-->对

74、计算机使用的显示器主要分为两种:阴极射线管(CRT)显示器和 LCD 液晶平板显示器。-->对

75、计算机系统是一个层次结构系统,通过向上层用户提供一个抽象的简洁接口而将较低层次的实现细节隐藏起来。-->对

76、计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现并行运行。-->对

77、计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现串行运行。-->错

78、计算机中的流水线是把一个重复的过程分解为若干个子过程,每个子过程与其他子过程并行运行。-->对

79、控制器的三个功能是决定程序执行顺序,给出完成指令功能的操作控制命令,处理异常情况。-->对

80、控制器中指令部件包括指令计数器、指令寄存器、指令译码器。-->对

81、控制器最基本的组成部分包括指令部件、时序电路、操作控制部件、中断逻辑。-->对

82、立即数寻址时,操作数放在指令地址码字段,不需要给出操作数地址。-->对

83、利用数字电路不仅可以实现数值运算,还可以实现逻辑运算和判断。-->对

84、连续异或 199 个 0 的结果是 0。-->对

85、连续异或 199 个 1 的结果是 0。-->错

86、两补码相加,采用 1 位符号位,当最高位有进位时表示结果产生溢出。-->错

87、每个指令执行步骤,控制器都将为计算机的各部件产生一个控制信号。-->错

88、目前被广泛使用的 U 盘和存储卡等都属于 Flash 存储器。-->对

89、评价存储器性能的主要指标有容量、速度和价格。-->对

90、奇偶校验码可以检测出奇数个位的错误，但不能确定出错的位置。-->对

91、奇偶校验码可以校验奇数个位的出错，并能确定出错的位置。-->错

92、任何计数制，都必须给定表示数值大小的不同符号，符号的个数称为计数制的基数，同时也表示相邻数位间的位数关系。-->对

93、如果组装计算机主要是用于办公，则首先 AMDCPU。-->错

94、若要表示 3 位十进制数代表的所有数值，则至少需用 12 位二进制数。-->错

95、生成操作数有效地址的方式称为寻址方式。-->对

96、十进制数 13/16 表示成二进制小数是 0. 1100，十进制数 9/16 表示成二进制小数是 0. 1001。-->错

97、十进制整数转换成二进制数的方法用乘 2 取整法，十进制数 21 转换成二进制整数是 10101。-->错

98、十六进制数与八进制数之间的转换一般以十进制数作为过渡。-->错

99、使用高速缓存是为了提高主存的容量。-->错

100、数制中各位数字在数列中位置不同，其表示的数值大小不同，如十进制中个位数是 1 表示 1，称为个位；十位数是 1 表示 10，称为十位；百位数是 1，表示 100，称为百位，这种表示个位、十位、百位大小数值称为位数。-->对

101、数字信号比模拟信号更易于存储、加密、压缩和再现。-->对

102、随机访问存储器包括静态存储器 SRAM、动态存储器 DRAM 和只读存储器 ROM。-->错

103、随着 CPU 速度的不断提升，程序查询方式很少被采用的原因是 CPU 与外设串行工作。-->对

104、所有机器指令的取指令周期的操作都是相同的，每条指令是根据程序计数器 PC 的内容作为主存地址进行，结果放在指令寄存器 IR 中。-->对

105、同步通信方式下，所有设备都从同一个时钟信号中获得定时信息。
对

106、微程序控制器的运行速度一般要比硬连线控制器更快。-->错

107、微程序控制器中，每一条机器指令由一段用微指令编成的微程序来解释执行。-->对

108、为了缩小存储器和处理器两者之间在性能方面的差距，通常在计算机内部采用层次化的存储器体系结构。-->对

109、相对寻址方式中，操作数的有效地址等于程序计数器内容与偏移量之和。-->对

110、一般采用补码运算的二进制减法器，来实现定点二进制数加减法的运算。-->错

111、一地址访存指令需要经过取指令周期、分析指令周期、取数周期、执行周期四个周期，有时还需要地址计算周期。-->对

112、一个 4 输入端或非门，使其输出为 1 的输入变量取值组合共有 4 种。-->错

113、一个指令周期通常包含读取指令、指令译码、ALU 执行、内存读写和数据写回个步骤。-->对

114、一条指令包含操作码和操作数两个部分，它们都是采用二进制数表示的。-->对

115、因为编写程序并让其在计算机上执行，是为了解决最终用户的应用问题，因而，程序有时被称为用户程序或应用程序。-->对

116、引入虚拟存储系统的目的，是为了加快外存的存取速度。-->错

117、硬连线控制器中，每条指令不同的执行步骤是通过控制信号形成部件的不同编码状态来区分的。-->错

118、运算器内部寄存器的个数与系统运行的速度无关。-->错

119、运算器芯片 Am2901 包含三组三位控制信号，分别用来控制 8 种运算功能，8 个数据来源和选择运算结果并输出的功能。-->对

120、在 Cache 的地址映像中，全相联映像的块冲突率低、访问速度快。-->错

121、在 Cache 的地址映像中，全相联映像是指主存中的任意一字块均可映像到 Cache 内任意一字块位置的一种映像方式。-->对

122、在采用 DMA 方式高速传输数据时，数据传送是通过为 DMA 专设的数据总线传输的。-->错

123、在程序的执行过程中，Cache 与主存的地址映像是由操作系统来管理的。-->错

124、在多周期 CPU 系统中，不是所有指令使用相同的执行时间，而是指令需要几个周期就为其分配几个周期。-->对

125、在浮点数表示法中，阶码的位数越多，能表达的数值精度越高；-->错

126、在三总线计算机系统中，外设和主存单元统一编址，可以不使用 I/O 指令。-->错

127、正数的补码与原码、反码的编码形式相同。-->对

128、直接寻址是在指令字中直接给出操作数本身而不再是操作数地址。-->错

129、直接寻址是在指令字中直接给出存储器中操作数的地址，而不是直接给出操作数本身。-->对

130、只有定点数运算才可能溢出，浮点数运算不会产生溢出。-->错

131、指令操作码位数反映指令种类和个数，指令地址码位数反映计算机能直接访问的存储器的容量。-->对

132、指令的地址码字段表示指令的功能和操作性质，指令的操作码字段反映被运算的操作数存放的单元地址。-->错

133、指令的功能和格式，不会影响计算机的硬件结构和软件编程方法。-->错

134、指令流水线能够提高系统的性价比，硬件设计与实现也能更加简单。-->错

135、指令系统中采用不同寻址方式的目的是缩短指令长度，扩大寻址空间，提高编程灵活性。-->对

136、中断服务程序的最后一条指令是中断返回指令。-->对

137、中央处理器（CPU）是整个计算机的核心部件，主要用于指令的执行。-->对

138、中央处理器简称 CPU，包括运算器和存储器。-->错

139、主板上的北桥芯片位于 CPU 附近。-->对

140、主机对主存的主要要求是速度快、容量大、成本低、可靠。-->对

141、总线是连接其上的各部件共享的传输介质，通常总线由控制线、数据线和地址线组成。-->对

142、组相联映像可以转化为直接映像或全相联映像，所以说，它是直接映像和全相联映像的普遍形式。-->对

143、最常用的输出设备是打印机和显示器。-->对

144、最常用的输入设备是键盘与鼠标。-->对

计算题(20)--电大资源网：<http://www.dda123.cn/>（微信搜：905080280）

- 1、(0.625) (1AA) 把正确的答案或选择写进括号内 (二进...
- 2、(0.71) (1A9) 把正确的答案写进括号内 (二进制需要...
- 3、(0.71) (1A9) 把正确的答案写进括号内 (二进制需要...
- 4、(0.71) (1AB) 把正确的答案或选择写进括号内 (二进...
- 5、把正确的答案或选择写进括号内 (二进制需要小...
- 6、已知定点小数的真值 X=-0.1001,Y=0.0101, 分别...
- 7、将十进制数-0.276 和 45 化成二进制数, 再写出各...
- 8、将十进制数-0.276 和 47 化成二进制数, 再写出各...
- 9、将十进制数-0.288 和 49 化成二进制数, 再写出各...
- 10、将十进制数-0.288 和 49 化成二进制数, 再写出各...
- 11、将十进制数 38 和-0.267 化成二进制数, 再写出各...
- 12、请将下列等式左侧的数进行数制转换, 并将正确...
- 13、请将下列等式左侧的数进行数制转换, 并将正确...
- 14、写出 X=-10101101,Y=00101011 的原码和补码表...
- 15、写出 X=10111001, Y=-00101011 的原码和补码表...
- 16、写出 X=10111001, Y=-00101011 的原码和补码表...
- 17、写出 X=10111101, Y=-00101011 的原码和补码表...
- 18、已知 X=0.1101, Y=-0.0111, 求[X]原、[Y]原、[X]原...
- 19、已知定点小数的真值 X=-0.1001, Y=0.0101, ...
- 20、已知定点小数的真值 X=-0.1101, Y=0.0001, 分别...
- 21、已知定点小数的真值 X=0.1011, Y=-0.0001, 分别...

1、(0.625) (1AA) 把正确的答案或选择写进括号内 (二进制需要小数点后保留 8 位)。

把正确的答案或选择写进括号内 (二进制需要小数点后保留 8 位)。

$$(0.625)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$$

$$(1AA)_{16} = (\quad)_2 = (\quad)_{10}$$

答案:

$$(0.625)_{10} = (0.011000100101)_{\text{BCD}} = (0.101)_2 = (0.A)_{16}$$

$$(1AA)_{16} = (000110101010)_2 = (426)_{10}$$

2、(0.71) (1A9) 把正确的答案写进括号内 (二进制需要小数点后保留 8 位)。

22. 把正确的答案写进括号内 (二进制需要小数点后保留 8 位)。

$$(0.71)_{10} = (\quad)_2 = (\quad)_{16} = (\quad)_{\text{BCD}}$$

$$(1A9)_{16} = (\quad)_2 = (\quad)_{10}$$

答案:

$$(0.71)_{10} = (0.10110101)_2 = (0.B5)_{16} = (0.01110001)_{\text{BCD}}$$

$$(1A9)_{16} = (000110101001)_2 = (425)_{10}$$

3、(0.71) (1A9) 把正确的答案写进括号内 (二进制需要小数点后保留 8 位)。(0.71) 10= ()
2= () 16= () BCD (1A9) 16= () 2= () 10

$$(0.71)_{10} = (0.10110101)_2 = (0.B5)_{16} = (0.01110001)_{\text{BCD}}$$

$$(1A9)_{16} = (000110101001)_2 = (425)_{10}$$

4、(0.71) (1AB) 把正确的答案或选择写进括号内 (二进制需要小数点后保留 8 位)

$$(0.71)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$$

$$(1AB)_{16} = (\quad)_2 = (\quad)_{10}$$

解:

$$(0.71)_{10} = (0.01110001)_{\text{BCD}} = (0.10110101)_2 = (0.B5)_{16}$$

$$(1AB)_{16} = (000110101011)_2 = (427)_{10}$$

5、把正确的答案或选择写进括号内 (二进制需要小数点后保留 8 位)。

把正确的答案或选择写进括号内 (二进制需要小数点后保留 8 位)。

$$(0.71)_{10} = (\quad)_{\text{BCD}} = (\quad)_2 = (\quad)_{16}$$

$$(1AB)_{16} = (\quad)_2 = (\quad)_{10}$$

答:

$$(0.71)_{10} = (0.01110001)_{\text{BCD}} = (0.10110101)_2 = (0.B5)_{16}$$

$$(1AB)_{16} = (000110101011)_2 = (427)_{10}$$

6、已知定点小数的真值 X=-0.1001, Y=0.0101, 分别计算:

$$(1) [X]_{\text{原}}, [X]_{\text{补}}, [-X]_{\text{补}};$$

$$(2) [Y]_{\text{原}}, [Y]_{\text{补}}, [-Y]_{\text{补}};$$

$$(3) [X+Y]_{\text{补}} \text{ 和 } [Y-X]_{\text{补}}.$$

解:

$$(1) [X]_{\text{原}} = (1\ 1001)$$

$$[X]_{\text{补}} = (1\ 0111)$$

$$[-X]_{\text{补}} = (0\ 1001)$$

$$(2) [Y]_{\text{原}} = (0\ 0101)$$

$$[Y]_{\text{补}} = (0\ 0101)$$

$$[-Y]_{\text{补}} = (1\ 1011)$$

$$(3) [X+Y]_{\text{补}} = (1\ 1100)$$

$$[Y-X]_{\text{补}} = (0\ 1110)$$

7、将十进制数-0.276 和 45 化成二进制数, 再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。

$$(-0.276)_{10} = (-0.0100011)_2 \quad (45)_{10} = (0101101)_2$$

原码 1 0100011 0 101101

反码 1 1011100 0 101101

补码 1 1011101 0 101101

8、将十进制数-0.276和47化成二进制数，再写出各自的原码、反码、补码表示（符号位和数值位共8位）

$$(-0.276)_{10} = (-0.0100011)_2 \quad (47)_{10} = (0101111)_2$$

原码 1 0100011 0 101111

反码 1 1011100 0 101111

补码 1 1011101 0 101111

9、将十进制数-0.288和49化成二进制数，再写出各自的原码、反码、补码表示（符号位，和数值位共8位）。

$$(-0.288)_{10} = (-0.0100100)_2 \quad (49)_{10} = (0110001)_2$$

原码 1 0100100 0 0110001

反码 1 1011011 0 0110001

补码 1 1011100 0 0110001

10、将十进制数-0.288和49化成二进制数，再写出各自的原码、反码、补码表示（符号位和数值位共8位）。

将十进制数-0.288和49化成二进制数，再写出各自的原码、反码、补码表示（符号位和数值位共8位）。

答案：（10分）

$$(-0.288)_{10} = (-0.0100100)_2 \quad (49)_{10} = (0110001)_2$$

原码 1 0100100 0 0110001

反码 1 1011011 0 0110001

补码 1 1011100 0 0110001

11、将十进制数38和-0.267化成二进制数，再写出各自的原码、反码、补码表示（符号位和数值位共8位）。

	$(38)_{10} = (0100110)_2$	$(-0.267)_{10} = (-0.0100010)_2$
原码	0100110	10100010
反码	0100110	11011101
补码	0100110	11011110

12、请将下列等式左侧的数进行数制转换，并将正确的答案写进括号内。

$$(0.625)_{10} = (\quad)_2 = (\quad)_{16} = (\quad)_{BCD}$$

$$(13B)_{16} = (\quad)_2 = (\quad)_{10}$$

23. 已知定点小数的真值 $X=0.1001, Y=-0.0101$ ，分别计算：

(1) $[X]_{原}, [X]_{补}, [-X]_{补}$;

(2) $[Y]_{原}, [Y]_{补}, [-Y]_{补}$;

(3) $[X+Y]_{补}$ 和 $[X-Y]_{补}$ 。

答案：

22. (10分) $(0.625)_{10} = (0.101)_2 = (0.A)_{16} = (0.011000100101)_{BCD}$

$(13B)_{16} = (000100111011)_2 = (315)_{10}$

23. (10分) (1) $[X]_{原} = (01001)$

$[X]_{补} = (01001)$

$[-X]_{补} = (10111)$

(2) $[Y]_{原} = (10101)$

$[Y]_{补} = (11011)$

$[-Y]_{补} = (00101)$

(3) $[X+Y]_{补} = (00100)$

$[X-Y]_{补} = (01110)$

13、请将下列等式左侧的数进行数制转换，并将正确的答案写进括号内。

请将下列等式左侧的数进行数制转换，并将正确的答案写进括号内。

$$(0.625)_{10} = (\quad)_2 = (\quad)_{16} = (\quad)_{BCD}$$

$$(13B)_{16} = (\quad)_2 = (\quad)_{10}$$

答案：（10分） $(0.625)_{10} = (0.101)_2 = (0.A)_{16} = (0.011000100101)_{BCD}$

$(13B)_{16} = (000100111011)_2 = (315)_{10}$

14、写出 $X=-10101101, Y=00101011$ 的原码和补码表示，并用补码计算两个数的差 $[X-Y]_{补}$ 。

$$[X]_{原} = 1\ 10101101, [X]_{补} = 1\ 01010011$$

$$[Y]_{原} = 0\ 00101011, [Y]_{补} = 0\ 00101011, [-Y]_{补} = 1\ 11010101$$

$$[X-Y]_{补} = 1\ 00101000$$

15、写出 $X=10111001$, $Y=-00101011$ 的原码和补码表示, 并计算 $[X-Y]_{补}$ 。

$$[X]_{原} = 010111001, [X]_{补} = 010111001$$

$$[Y]_{原} = 100101011, [Y]_{补} = 111010101, [-Y]_{补} = 000101011$$

$$[X-Y]_{补} = 011100100$$

16、写出 $X=10111001$, $Y=-00101011$ 的原码和补码表示, 并用补码计算 $[X-Y]_{补}$ 。

$$[X]_{原} = 0\ 10111001, [X]_{补} = 0\ 10111001$$

$$[Y]_{原} = 1\ 00101011, [Y]_{补} = 1\ 11010101, [-Y]_{补} = 0\ 00101011$$

$$[X-Y]_{补} = 0\ 11100100$$

17、写出 $X=10111101$, $Y=-00101011$ 的原码和补码表示, 并用补码计算两个数的差。

$$[X]_{原} = 010111101$$

$$[Y]_{原} = 100101011$$

$$[X]_{补} = 010111101$$

$$[Y]_{补} = 111010101$$

$$[X-Y]_{补} = 0111101000$$

18、已知 $X=0.1101$, $Y=-0.0111$, 求 $[X]_{原}$ 、 $[Y]_{原}$ 、 $[X]_{补}$ 、 $[Y]_{补}$ 、 $[X+Y]_{补}$ 。

已知 $X=0.1101$, $Y=-0.0111$, 求 $[X]_{原}$ 、 $[Y]_{原}$ 、 $[X]_{补}$ 、 $[Y]_{补}$ 、 $[X+Y]_{补}$ 。

$$[X]_{原} = 0.1101$$

$$[Y]_{原} = 1.0111$$

$$[X]_{补} = 0.1101$$

$$[Y]_{补} = 1.1001$$

$$[X+Y]_{补} = 0.0110$$

答:

19、已知定点小数的真值 $X=-0.1001$, $Y=0.0101$, 分别计算:

(1) $[X]_{原}$ 、 $[X]_{补}$ 、 $[-X]_{补}$;

(2) $[Y]_{原}$ 、 $[Y]_{补}$ 、 $[-Y]_{补}$;

(3) $[X+Y]_{补}$ 和 $[Y-X]_{补}$ 。

答: (10分)

(1) $[X]_{原} = (1.1001)$

$$[X]_{补} = (1.0111)$$

$$[-X]_{补} = (0.1001)$$

(2) $[Y]_{原} = (0.0101)$

$$[Y]_{补} = (0.0101)$$

$$[-Y]_{补} = (1.1011)$$

(3) $[X+Y]_{补} = (1.1100)$

$$[Y-X]_{补} = (0.1110)$$

20、已知定点小数的真值 $X=-0.1101$, $Y=0.0001$, 分别计算:

(1) $[X]_{原}$ 、 $[X]_{补}$ 、 $[-X]_{补}$;

(2) $[Y]_{原}$ 、 $[Y]_{补}$ 、 $[-Y]_{补}$;

(3) $[X+Y]_{补}$ 。

(1) $[X]_{原} = (1\ 1101)$

$$[X]_{补} = (1\ 0011)$$

$$[-X]_{补} = (0\ 1101)$$

(2) $[Y]_{原} = (0\ 0001)$

$$[Y]_{补} = (0\ 0001)$$

$$[-Y]_{补} = (1\ 1111)$$

(3) $[X+Y]_{补} = (1\ 0100)$

解:

21、已知定点小数的真值 $X=0.1011$, $Y=-0.0001$, 分别计算: (1) $[X]_{原}$ 、 $[X]_{补}$ 、 $[-X]_{补}$; (2) $[Y]_{原}$ 、 $[Y]_{补}$ 、 $[-Y]_{补}$; (3) $[X+Y]_{补}$

(1) $[X]_{原} = (0\ 1011)$, $[X]_{补} = (0\ 1011)$, $[-X]_{补} = (1\ 0101)$

(2) $[Y]_{原} = (1\ 0001)$, $[Y]_{补} = (1\ 1111)$, $[-Y]_{补} = (0\ 0001)$

(3) $[X+Y]_{补} = (0\ 1010)$

1. 将(1AB)16转换为十进制数, 正确结果为() A. (410) 10...
 2. 将十进制数(-0.288)10转化成二进制数, 要求小...
 3. 将十进制数-0.267转换成二进制数, 要求小数点...
 4. 将十进制数38转换成二进制数, 正确结果为()。...
 5. 将十进制数47化成二进制数, 正确结果为() A. (111...
 6. 将十进制数47化成二进制数, 正确结果为()。...
 7. 将十进制数(0.288)10转化成二进制数, 要求小数...
 8. 将十进制数(0.73)10转换为8421BCD码, 正确结果...
 9. 将十六进制数(2BA)16化成十进制数, 正确结果...
 10. 将十六进制数(1A5)16转换为十进制数, 正确结果...
 11. 写出X=10111101的补码表示, 正确结果为()。...
 12. 写出Y=-00101011的原码表示, 正确结果为() A.1...
 13. 写出Y=-00101011的补码表示, 正确结果为()。...
 14. 已知X=10111001, Y=-00101011, 求[X-Y]#, 正确结...
 15. 已知X=0.1101, Y=-0.0111, 求[X+Y]补, 正确结果为()。...
 16. 已知X=0.1101, 求[X]补, 正确结果为()。...
 17. 已知X=0.1101, 求[X]反, 正确结果为()。...
 18. 已知X=10111001, Y=-00101011, 求[X+Y]补, 正确结果...
 19. 已知X=10111101, Y=-00101011, 求[X-Y]补, 正确结果...
 20. 已知[X]=110100, [X]s=()
 21. 已知[X]原=010100, [X]反=()。
 22. 已知[X]原=110100, [X]补=。
 23. 已知[X]原=110101, [X]补=()
 24. 已知[X]原=110101, [X]移=()。
 25. 已知定点小数的真值X=-0.1001, Y=0.1101, 求[X-Y]...
 26. 已知定点小数的真值X=-0.1001, 写出[X]反, 正确...
1. 将(1AB)16转换为十进制数, 正确结果为() A. (410) 10B. (427) 10C. (444) 10D. (851) 10
- B. (427) 10
2. 将十进制数(-0.288)10转化成二进制数, 要求小数点后保留7位数值位, 正确结果为()。
- [A.\(-0.0100100\)2](#)
3. 将十进制数-0.267转换成二进制数, 要求小数点后保留7位数值位, 正确结果为()。
- [A.\(0.0100010\)2](#)
4. 将十进制数38转换成二进制数, 正确结果为()。
- [A.\(100110\)2](#)
5. 将十进制数47化成二进制数, 正确结果为() A. (111100) 2B. (111101) 2C. (101111) 2D. (001111) 2
- C. (101111) 2
6. 将十进制数47化成二进制数, 正确结果为()。
- [A.\(101111\)2](#)
7. 将十进制数(0.288)10转化成二进制数, 要求小数点后保留7位数值位, 正确结果为()。
- [A.\(0.0100100\)2](#)
8. 将十进制数(0.73)10转换为8421BCD码, 正确结果为()。
- [A.\(0.01110011\)BCD](#)
9. 将十六进制数(2BA)16化成十进制数, 正确结果为()。
- [A.\(698\)10](#)
10. 将十六进制数(1A5)16转换为十进制数, 正确结果为()。
- [A.\(421\)10](#)
11. 写出X=10111101的补码表示, 正确结果为()。

[A.01011101](#)

12. 写出Y=-00101011的原码表示, 正确结果为() A.100101011B.000101011C.111010100D.111010101
- A.100101011
13. 写出Y=-00101011的补码表示, 正确结果为()。
- [A.111010101](#)
14. 已知X=10111001, Y=-00101011, 求[X-Y]#, 正确结果为()
- A.111100100B.110001110C.011100100D.溢出
- C.011100100
15. 已知X=0.1101, Y=-0.0111, 求[X+Y]补, 正确结果为()。
- [A.00110](#)
16. 已知X=0.1101, 求[X]补, 正确结果为()。
- [A.01101](#)
17. 已知X=0.1101, 求[X]反, 正确结果为()。-->[01101](#)
18. 已知X=10111001, Y=-00101011, 求[X+Y]补, 正确结果为()。
- [A.010001110](#)
19. 已知X=10111101, Y=-00101011, 求[X-Y]补, 正确结果为()。
- [A.011101000](#)
20. 已知[X]=110100, [X]s=()
- B.001100
21. 已知[X]原=010100, [X]反=()。
- A.010100
22. 已知[X]原=110100, [X]补=。-->[101100](#)
23. 已知[X]原=110101, [X]补=()
- A.101011
24. 已知[X]原=110101, [X]移=()。-->[B.001011](#)
25. 已知定点小数的真值X=-0.1001, Y=0.1101, 求[X-Y]补, 正确结果为()。
- [D.溢出](#)
26. 已知定点小数的真值X=-0.1001, 写出[X]反, 正确结果为()。
- [A.10110](#)
- 程序选择题(13)--电大资源网: <http://www.dda123.cn/> (微信搜: 905080280)

1. [A.半加器 B.全加器 C.原码 D.补码 E.数据校验 F....](#)
 2. [A.并行 B.串行 C.端口 D.接口 E.输出指令 F.输入...](#)
 3. [A.操作数地址 B.定长 C.变长 D.操作数 E.操作码...](#)
 4. [A.存储矩阵 B.全相联映像 C.组相联映像 D.虚拟...](#)
 5. [A.大致相同, 断电后数据丢失 B.不同, 断电后数据...](#)
 6. [A.读取指令 B.指令译码 C.下一条指令地址的计...](#)
 7. [A.加减法运算 B.算术和逻辑运算 C.ALUD.内 A...](#)
 8. [A.加减法运算 B.算术和逻辑运算 C.ALUD.内部...](#)
 9. [A.检错 B.纠错 C.偶数个位 D.奇数个位 E.检错和...](#)
 10. [A.阶码 B.尾数 C.阶码和尾数 D.浮点数 E.移码数...](#)
 11. [A.所有功能部件 B.CPU与内存 C.时钟频率 D.时...](#)
 12. [A.微指令地址 B.控制存储器 C.微指令寄存器 D...](#)
 13. [A.指令字长 B.存储字长 C.机器字长 D.CPU内部...](#)
1. A.半加器 B.全加器 C.原码 D.补码 E.数据校验 F.检查溢出 G.正确 H.错误 I.异或 J.与或
- (1) 加法器是由()和相应的逻辑电路组成的。-->[B.全加器](#)
- (2) 定点数的加减法可以由带符号位的原码、反码和补码直接参与运算, 其中()加减法运算的实现规则最简单, 电路实现也最方便。-->[D.补码](#)
- (3) 执行补码加减法运算一定要(), 否则无法确定是否正确。-->[E.检查溢出](#)
- (4) 使用双符号位执行加减法运算后, 若两个符号位不同, 即出现01和10, 表示运算结果()。-->[H.错误](#)

(5) 在数值运算中数值位向符号位进位, 或符号位向更高位进位产生的溢出, 可以用这两个进位输出的 () 操作来判断。-->[I.异或](#)

2、**A.并行 B.串行 C.端口 D.接口 E.输出指令 F.输入指令**

(1) 近距离设备与主机间传输数据, 适合选用 () 接口。-->[A.并行](#)

(2) 远程终端及计算机网络设备等远离主机的设备传输信息, 更适合选用 () 接口。-->[B.串行](#)

(3) 接口与端口是两个不同的概念, () 是指接口电路中可以被 CPU 直接访问的寄存器。-->[C.端口](#)

(4) CPU 通过 () 可以从有关端口读取信息。-->[F.输入指令](#)

(5) CPU 也可以通过 () 把信息写入有关端口。-->[E.输出指令](#)

3、**A.操作数地址 B.定长 C.变长 D.操作数 E.操作码 F.形式地址 G.物理地址 H.编译程序 I.汇编程序**

(1) 通常情况下, 一条指令由操作码和 () 两部分组成。-->[A.操作数地址](#)

(2) () 的操作码方案有利于简化计算机的硬件设计, 提高指令译码和识别的速度。-->[B.定长](#)

(3) 在指令中直接给出一个 () 称为立即数。-->[D.操作数](#)

(4) 在一条指令中表示操作数的地址, 通常称为 ()。-->[F.形式地址](#)

(5) 汇编语言需要经过 () 的翻译, 才能在计算机中执行。-->[I.汇编程序](#)

4、**A.存储矩阵 B.全相联映像 C.组相联映像 D.虚拟存储器 E.高速缓存 F.主存地址空间 G.辅存地址空间 H.局部性 I.局限性**

(1) 无论是动态存储器还是静态存储器, 都是由 ()、地址译码器和输入、输出控制电路组成的。-->[A.存储矩阵](#)

(2) 在 Cache 的三种映像方式中, () 实际上是对另外两种映像方式的折中, 是它们的普遍形式。-->[C.组相联映像](#)

(3) 计算机存储系统中, () 是解决运行大程序主存空间不足所使用的技术。-->[D.虚拟存储器](#)

(4) 虚拟存储器有三种地址空间, 其中 () 用于存放运行的程序和数据。-->[F.主存地址空间](#)

(5) 多级结构存储器系统, 是建立在程序运行的 () 原理之上的。-->[H.局部性](#)

5、**A.大致相同, 断电后数据丢失 B.不同, 断电后数据不会丢失 C.成本较低, 存取速度较慢 D.成本较高, 存取速度较快 E.既可读出又可写入信息 F.只能读出不能写入信息**

(1) 动态存储器 DRAM 与静态存储器 SRAM 的读写方法 ()。-->[A.大致相同, 断电后数据丢失](#)

(2) 相对静态存储器 SRAM, 动态存储器 DRAM ()。-->[C.成本较低, 存取速度较慢](#)

(3) 相对动态存储器 DRAM, 静态存储器 SRAM ()。-->[D.成本较高, 存取速度较快](#)

(4) 只读存储器 ROM, 在程序的执行过程中 () -->[F.只能读出不能写入信息](#)

(5) 随机存取存储器 RAM, 在程序的执行过程中 ()。-->[E.既可读出又可写入信息](#)

6、**A.读取指令 B.指令译码 C.下一条指令地址的计算 D.数据计算 E.控制器设计简单 F.控制器设计复杂**

(1) 一个指令周期中, () 是每一条指令都必须执行的, 所完成的功能对所有指令都相同。-->[A.读取指令](#)

(2) 一个指令周期中, () 对多数指令所完成的功能是类似的。-->[B.指令译码](#)

(3) 一条指令在执行过程中, 一定要完成 () 并保存, 以保证程序自动连续执行。-->[C.下一条指令地址的计算](#)

(4) 指令采取顺序方式执行的优点是 ()。-->[E.控制器设计简单](#)

(5) 指令流水线方式是提高计算机硬件性能的重要技术和有效措施, 但它的 ()。-->[F.控制器设计复杂](#)

7、**A.加减法运算 B.算术和逻辑运算 C.ALUD.内 A.存储矩阵 B.全相联映像 C.组相联映像 D.虚拟存储器 E.高速缓存 F.主存地址空间 G.辅存地址空间 H.局部性 I.局限性部寄存器 E.乘商寄存器 F.多路选择器 G.多路分配器**

(1) 无论是动态存储器还是静态存储器, 都是由 ()、地址译码器和输入、输出控制电路组成的。-->[A.存储矩阵](#)

(2) 在 Cache 的三种映像方式中, () 实际上是对另外两种映像方式的折中, 是它们的普遍形式。-->[C.组相联映像](#)

(3) 计算机存储系统中, () 是解决运行大程序主存空间不足所使用的技术。-->[D.虚拟存储器](#)

(4) 虚拟存储器有三种地址空间, 其中 () 用于存放运行的程序和数据。-->[F.主存地址空间](#)

(5) 多级结构存储器系统, 是建立在程序运行的 () 原理之上的。-->[H.局部性](#)

8、**A.加减法运算 B.算术和逻辑运算 C.ALUD.内部寄存器 E.乘商寄存器 F.多路选择器 G.多路分配器**

(1) 运算器的首要功能是完成对数据的 ()。-->[B.算术和逻辑运算](#)

(2) 运算器暂存数据和中间结果的功能, 由 () 承担。-->[D.内部寄存器](#)

(3) RISC 系统中, 通常选用专门的 () 来保存除法和乘法的计算结果。-->[E.乘商寄存器](#)

(4) 定点运算器中, 通常采用几组 () 电路实现相互连接, 以便传送数据。-->[F.多路选择器](#)

(5) 运算器内部包含的 () 个数会影响到读写存储器的频率, 还会影响到系统的运行速度。-->[D.内部寄存器](#)

9、**A.检错 B.纠错 C.偶数个位 D.奇数个位 E.检错和纠错**

(1) 只有当合法码的码距 $d \geq 3$ 时, 校验码才具有 () 能力。-->[纠错](#)

(2) 只有当合法码的码距 $d \geq 2$ 时, 校验码才具有 () 能力。-->[检错](#)

(3) 奇偶校验码可以检测出 () 出错。-->[奇数个位](#)

(4) 海明校验码具有 () 功能。-->[检错和纠错](#)

(5) 循环冗余校验码的检错, 是用一个生成多项式对接收到的码字做模 2 除运算, 余数为 () 表示码字正确, 否则码字有错。-->[0](#)

10、**A.阶码 B.尾数 C.阶码和尾数 D.浮点数 E.移码数 F.规格化操作 G.隐藏位技术**

(1) 对于同一个数值, 它的 () 与补码数的数值位相同, 符号位相反。-->[E.移码数](#)

(2) 浮点数用 () 表示数据。-->[C.阶码和尾数](#)

(3) 小数点的位置可以在数据位移动的数据称为 ()。-->[D.浮点数](#)

(4) 浮点数的溢出, 是由其 () 是否溢出表现出来的。-->[A.阶码](#)

(5) 在实用中把浮点数的尾数左移一位, 将最高位的 1 移走, 从而提高数值的精度, 这项处理称之为 ()。-->[G.隐藏位技术](#)

11、**A.所有功能部件 B.CPU 与内存 C.时钟频率 D.时钟周期 E.地址时间 F.控制时间 G.总线仲裁 H.数据传送控制**

(1) 总线是主机内 () 间实现互连并传输信息的一组公共信号线。-->[所有功能部件](#)

(2) 数据总线的最大数据传输能力与总线的 () 和宽度成正比。-->[时钟频率](#)

(3) 一个总线周期通常由 () 和数据时间两个时间段组成。-->[地址时间](#)

(4) 当出现多个总线主设备同时发出总线使用权请求时, 需要总线系统执行 () 功能。-->[总线仲裁](#)

(5) 交换数据过程中, 通信设备的双方都需要对时间配合关系进行控制, 这就是总线的 ()。-->[数据传送控制](#)

12、**A.微指令地址 B.控制存储器 C.微指令寄存器 D.微程序控制器 E.硬连线控制器 F.简单 G.复杂**

(1) 微程序控制器是通过 () 的衔接区分指令执行步骤的。-->[A.微指令地址](#)

(2) 微程序控制器的控制信号被读出后, 还需经过一个 () 送到被控制部件。-->[C.微指令寄存器](#)

(3) 相对硬连线控制器, 微程序控制器的设计与实现 ()。-->[F.简单](#)

(4) 为了获得快一些的运行速度, 控制器部件应选择 ()。-->[E.硬连线控制器](#)

(5) () 是微程序控制器的核心部件。-->[B.控制存储器](#)

13、**A.指令字长 B.存储字长 C.机器字长 D.CPU 内部的通用寄存器 E.指令周期 F.单指令周期 G.更简化 H.更复杂**

(1) () 是机器指令包含的二进制代码的位数。-->[指令字长](#)

(2) 存储单元中二进制数的位数叫做 ()。-->[存储字长](#)

(3) () 是运算器一次运算的二进制数的位数。-->[机器字长](#)

(4) 计算机指令中用到的操作数除了可以来自内存寄存器的一个存储单元和外围设备中的一个寄存器, 还可以来自 ()。-->[CPU 内部的通用寄存器](#)

(5) 指令流水线方案使控制器的硬件设计与实现 ()。-->[更复杂](#)